

令和4年度高性能汎用計算機高度利用事業
「富岳」成果創出加速プログラム
「省エネルギー次世代半導体デバイス開発のための
量子論マルチシミュレーション」
成果報告書

令和5年5月30日
名古屋大学・未来材料システム研究所・特任教授

押山 淳

目次

1. 補助事業の目的	1
2. 令和4年度（報告年度）の実施内容	
2-1. 当該年度（令和4年度）事業実施計画	1
2-2. 実施内容（成果）	
(1) 量子論第一原理計算による表面・界面原子機構解明と実験との比較	2
① SiC-MOSFET の新たな製造プロセスの提案	2
② SiC/SiO ₂ デバイス界面における表面ステップがキャリア—散乱に及ぼす影響と、窒化処理による性能向上のミクロな原因解明	3
③ SiC 上絶縁膜中欠陥の大規模第一原理計算による状態密度解析	4
④ バイアス電場下での Si/SiO ₂ 界面での伝導帯波動関数分布の面方位依存性と floating state の役割	6
⑤ GaN/AlSiO 界面の優位性とその物理的起源	7
⑥ GaN/SiO ₂ デバイス界面でのホールトラップの正体解明	8
⑦ アモルファス SiO ₂ 中 Ga 不純物欠陥の解析	9
⑧ フラッシュメモリー記憶要素である SiN の物性解明	10
⑨ STT-MRAM における MgO 薄膜中の粒界によるデータ保持性能の第一原理計算による解析	12
⑩ 振動発電素子の信頼性向上	13
(2) エピタキシャル成長統合シミュレーション技術の開発と有用性の検証	14
① GaN 成長環境下での表面液体化の発見	14
② GaN 表面再構成と不純物混入の相関の解明	15
③ 窒化物半導体ヘテロ界面における拡散機構の解明	16
④ 第一原理計算と機械学習によるナノメートルスケール構造の決定	17
⑤ SiC エピタキシャル成長における窒素ドナーの取り込み機構解明	18
⑥ GaN 中らせん転位と不純物原子の複合体形成機構と電子状態解明	19
⑦ GaN 中 Mg アクセプターの拡散機構解明	20
⑧ 量子コンピューティング・アルゴリズムの材料計算への応用	21
(3) GaN エピタキシャル成長素過程の解明：TOF-MS を用いた MOVPE 気相反応解析	22
① AlN および InN の MOVPE 成長におけるトリメチルアルミニウム（TMAI）・トリメチルインジウム（TMIn）分解経路の理論的解析	22
② トリエチルガリウム（TEGa）の気相分解反応と同位体追跡による炭化水素 C ₂ H _x 分子の安定性解析	23
③ トリメチルアルミニウム（TMAI）と NH ₃ の気相分解反応解析	25

(4) 統合デバイスシミュレータによる省エネルギーMOSFET の特性解明と実デバイスとの比較	26
① 閉じ込め方向に関する非平衡分極電荷の導入	26
② 酸化膜領域を含めたシミュレーション	26
③ 散乱行列法における RSDFT-EM 表現	28
(5) プロジェクトの総合的推進	28
2-3. 活動（研究会の活動等）	29
2-4. 実施体制	29
別添 1 学会発表等実績	31

補助事業の名称

「富岳」成果創出加速プログラム

省エネルギー次世代半導体デバイス開発のための量子論マルチシミュレーション

1. 補助事業の目的

量子論第一原理物質計算により、アモルファスゲート絶縁膜／半導体に代表されるデバイス界面の特性を解明し、さらに第一原理計算アプリケーションと半導体デバイスシミュレータおよびエピタキシャル成長プロセスシミュレータとを統合した新たなシミュレーション技術を確立する。シミュレーション結果と実験結果の検証により、次世代省エネルギー半導体デバイスにおける科学と製造技術の発展に資する。

2. 令和4年度（報告年度）の実施内容

2-1. 当該年度（令和4年度）の事業実施計画

(1) 量子論第一原理計算による表面・界面原子機構解明と実験との比較検討

SiC-MOSFET 界面については、現在の主要プロセスである窒化処理に起因する窒素原子および表面ステップ構造が、界面の電子状態、キャリアトラップに与える影響を量子論第一原理計算により解明する。また、令和3年度までに明らかにしてきた、積層欠陥、炭素原子由来のトラップに関する知見と合わせて、SiC-MOSFET 作成法の理論的提案を行う。GaN-MOSFET 界面については、令和3年度にアルミナシリカ (AlSiO) およびシリカ (SiO₂)・アモルファス膜を MD (Molecular Dynamics) シミュレーションで作成し、本事業参加の名古屋大学、富士電機、大阪大学、豊田中研実験グループが達成した良好なデバイス性能の物理的起源を明らかにした。令和4年度においては、上記 AlSiO 膜、SiO₂ 膜と GaN との界面でのキャリアトラップ減少の起源解明、転位と他の不純物原子の複合体の特性解明を行いパワーデバイス作製プロセスの提案につなげる。省エネルギーデバイスの新たな展開として、現在の不揮発性メモリーで、最大の市場規模をもつフラッシュメモリーの機能発現機構を明らかにするために、その素材であるアモルファス SiN を MD で作成し、書込み・消去の過程を原子レベルで明らかにする。さらに、揮発性メモリーである DRAM と SRAM の不揮発化に期待が寄せられているスピン注入型磁気ランダムアクセスメモリー (STT-MRAM) の劣化機構を明らかにし、次世代高信頼性メモリーの実現につなげる。

(2) エピタキシャル成長統合シミュレーション技術の開発と有用性の検証

令和2年度、3年度に明らかにした GaN エピタキシャル成長の素過程に基づき、大規模長時間な MD (Molecular Dynamics) シミュレーションにより、GaN エピタキシャル成長の実際の成長温度でのダイナミクスを追跡し、成長現象の高精度シミュレーションを行う。また GaN 基板成長法として注目を集めているアンモノサーマル法における反応過程解明を行なう。量子論エネルギー計算と MD シミュレーションにより、最適な成長面方位、鉍化剤選択の処方箋を与えることを目指す。令和3年度に明らかにした SiC-CVD 成長の舞台となるステップ表面構造、気相反応素過程を基に、表面飛来分子のエピタキシャル膜内への取り込み過程を解明し、ワイドギャップ半導体成長の科学を解明し、技術の進展に資する。また、薄膜内での点欠陥、線欠陥と不純物原子の複合体形成機構、ドーパント元素とくに Mg アクセプター原子と水素の拡散機構、を量子論第一原理計算で明らかにし、高性能

デバイス作製への要件を探る。

(3) GaN エピタキシャル成長素過程の解明：TOF-MS を用いた MOVPE 気相反応解析

令和 3 年度においては、Ga ソース関連分子 [TMGa (Tri-Methyl Gallium) およびその分解物] の成長炉内での分子状態解明を行い、アンモニアとの気相反応によるメチル基 (CH₃) の脱離過程を明らかにし、量子論計算との整合が得られることを確認した。また、重水素による同位体追跡により、アンモニア-水素分子間の水素原子交換反応の存在を明らかにし、分解温度以下でのアンモニアの活性化状態を明らかにした。これらの成果により研究項目 (2) の成長素過程解明量子論計算につなげた。令和 4 年度においては、これらの手法を Ga 以外の III 族源 [TMAI (Tri-Methyl Aluminum)、TMIn (Tri-Methyl Indium) およびその分解物] に拡張し、量子論計算と比較検討を行う。

(4) 統合デバイスシミュレータによる省エネルギー MOSFET の特性解明と実デバイスとの比較

令和 3 年度において、本事業参加の東北大学実験グループによる Si ナノワイヤー型 Body-Channel-FET 実デバイスのシミュレーションにおいて、分極電荷を導入した。令和 4 年度は、フォノン散乱に加え、不純物散乱などを定量的に取り込み、実デバイス特性の再現を行い、ナノワイヤートランジスタのシミュレータを完成させる。さらに、不純物散乱などをより高精度で導入することを目指し、NEGF シミュレータの R 行列法を第一原理電子構造計算に一般化することにより、現実的なナノ構造を取り扱える第一原理 R 行列法を開発する。

(5) プロジェクトの総合的推進

本事業を効率的かつ効果的に推進するため、各個別課題の進捗、成果、方針についてのミーティングを対面およびオンラインで適宜開催する。また課題全体の情報交換、成果吟味、研究方針策定のための全体会議を年度内に 2 回ほど開催する。また、プロジェクト全体の管理・調整業務を行う。さらに成果を公にするための国際シンポジウム、「富岳」成果創出加速プログラム内の他の課題との連携を深めるための合同研究会、国内一般の方々を対象とする成果報告会、の開催を予定している。

2-2. 実施内容 (成果)

(1) 量子論第一原理計算による表面・界面原子機構解明と実験との比較検討

① SiC-MOSFET の新たな製造プロセスの提案 [東工大計算グループ+京大実験グループ]

SiC-MOSFET の通常の製造プロセスにおいては、SiC を熱酸化してゲート絶縁膜 SiO₂ を形成している。しかしその製造プロセスでは、熱酸化の際に発生する炭素原子がクラスター化し、キャリアトラップとしてデバイス性能を劣化させることが、我々の第一原理計算で明らかとなった。具体的には、3つの領域 (SiC 結晶中、SiO₂ 膜中、SiC/SiO₂ 界面) における全部で 126 種類の炭素関連欠陥 (SiC 結晶中に分布したもの 23 種類、SiO₂ 膜中に分布したもの 24 種類、SiC/SiO₂ 界面に分布したもの 79 種類) の網羅的な理論計算を実施し、その結果、炭素関連欠陥の多くは、SiC/SiO₂ 界面領域に分布して、キャリアトラップとなることが明らかとなった。この知見に基づき、以下のような新たな MOS 界面形成法を提案した。

SiC を熱酸化するために炭素関連キャリアトラップが出現するわけなので、その酸化を避けて SiO₂ 膜を形成すれば良い。そこで SiC 上にまず Si を堆積する (温度 630°C)。次に 750°C でこの Si を酸化して SiO₂ 膜を形成する。SiC の酸化はもっと高温 (1300°C) でしか起きないので、これにより炭素関連欠陥を含まない SiC/SiO₂ 界面が形成されるはずである。この提案に沿って、京都大学木本研究

室との共同で、界面欠陥密度が $1.2 \times 10^{10} \text{ cm}^{-2}$ の SiC-MOSFET の作製に成功した。この達成された界面欠陥密度は、SiC の酸化と窒素処理を用いて作成された、これまでの最良の SiC-MOSFET での欠陥密度 $1.3 \times 10^{11} \text{ cm}^{-2}$ に比べ 1/10 の密度である。

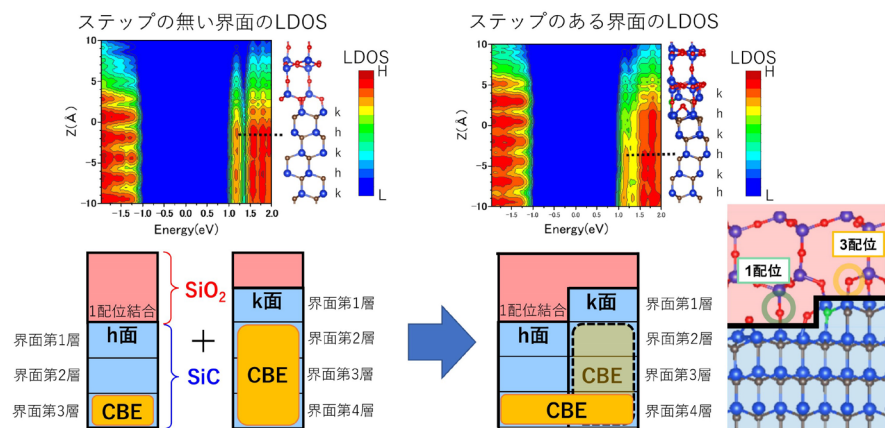
② SiC/SiO₂ デバイス界面における表面ステップがキャリア散乱に及ぼす影響と、窒素処理による性能向上のマイクロな原因説明 [大阪大学計算グループ]

デバイス作成に用いられる SiC(0001)面は通常微傾斜しており、したがって表面ステップが存在する。そこでステップ端がキャリアの移動に与える影響を調べるべく、ステップを持った界面の電子状態を調べた。4H-SiC は(0001)方向に hkhk…積層を繰り返し、SiC の最表面の積層面と SiO₂ 側の原子構造によって、伝導帯下端が出現する深さが異なる(表 1)。4H-SiC(0001)面がステップテラス構造を構成すると、必然的に下段

表 1: 界面原子構造と伝導帯下端出現位置。

SiC の最表面の積層面	酸化膜の結合構造	伝導帯下端が出現する原子層
h	3 配位	界面第 1 層
h	1 配位	界面第 3 層
k	3 配位	界面第 2 層
k	1 配位	界面第 2 層

テラス最表面と上段テラス最表面の積層面が異なる。このように上段テラスと下段テラスの原子構造が異なるステップテラス構造は、平坦なテラスの界面に比べて計算モデルが大規模になるため、第一原理計算による電子状態の解析は、「富岳」のようなスパコンを用いてのみ実現される。例えば図 1 に示すような上段テラス最表面



ステップ端から9Å以上の広範囲にわたり伝導帯端の出現位置が基板深部に後退

図 1: 伝導帯下端の出現位置の異なる界面でステップを構成する場合の電子状態の変化が LDOS (局所状態密度) で表されている。

の積層面が k 面、下段テラス最表面の積層面が SiO₂ と 1 配位で結合した h 面のステップテラス構造の場合、上段テラスの伝導帯端の出現位置は完全に平坦なテラスよりも基板深部側に後退することが第一原理計算の結果より明らかになった。出現位置の後退は、ステップ端から面内方向に少なくとも 9Å 以上離れた領域でも起こる。伝導帯準位は(0001)原子層に平行に広がっているが、下段テラスでは界面第 1 層に伝導帯端が出現しないため、上段テラスの界面第 2 層の伝導帯準位がステップ端近傍まで分布できない。そのため、上段テラスではステップ端が電子状態に与える影響が大きくなる。このように、界面の原子状ステップは、界面の電子状態に局所的に影響を与えるのではなく、界面面内の広範囲にわたって影響を与えることが分かった。

さらに SiC/SiO₂ デバイス作成での標準プロセスである窒素処理と表面ステップの関連性を調べた。実験的には、熱酸化のみのプロセスに加えて、NO アニールにより可動キャリアが増加し、オン

電流が増大することが分かっている。NO アニールによる可動キャリア数の変化と、(0001)面オフ角（すなわち表面ステップ密度）と可動キャリア数の関係は明らかになっていない。オフ角を0度にするのがさらなる可動キャリア数や移動度向上に資するならば、基板作製プロセスを変更する意義が生まれる。本研究では、実証実験グループと協力してオフ角が0度の基板の有用性を検討すべく、NO アニール前後でのオフ角をもった4H-SiC(0001)/SiO₂界面の電子状態を調べた。オフ角が原子構造に与える影響は、ステップテラス構造の形成である。前項目の研究で、ステップを持つ界面では、SiO₂側の原子構造によりステップ端付近での伝導帯が絶縁膜/SiC界面直下から現れる場合と界面から原子層2層分基板側に入り込んだ所から現れる場合があることが分かっている(図2(a)左)。伝導帯準位は(0001)面原子層に平行に広がるため、オフ角を持った基板では、キャリアは隣接する原子層に広がる伝導帯準位に飛び移らねばソース/ドレイン間を移動できない。図2(b)上に示すように、伝導帯端の出現位置にばらつきがあると、ステップ端近傍で反転層内の伝導帯がキャリアの移動方向に不連続になりキャリアが動けない。一方、NO アニール後の界面では、SiO₂側の原子構造によらず、図2(a)右のように絶縁膜/SiC界面直下から伝導帯が出現することが本研究の第一原理計算により分かった。この結果より、NO アニールは、酸化により界面で凸凹になった界面近傍の伝導帯準位位置を揃えることによりステップ端におけるキャリアの隣接伝導帯端への移動障壁を下げ、可動キャリアを増やす効果があると考えられる(図2(b)下)。さらに、オフ角が0度の基板を用いれば、ステップ端における隣接伝導帯端への移動回数を減らせるため、さらなるオン電流の増加を期待できる。実験グループ(関学大・細井研)にてオフ角が0度の基板を用いた実証実験を実施中である。これらの成果は、International Conference on Solid State Devices and Materials (SSDM2022)および応用物理学会において発表された。

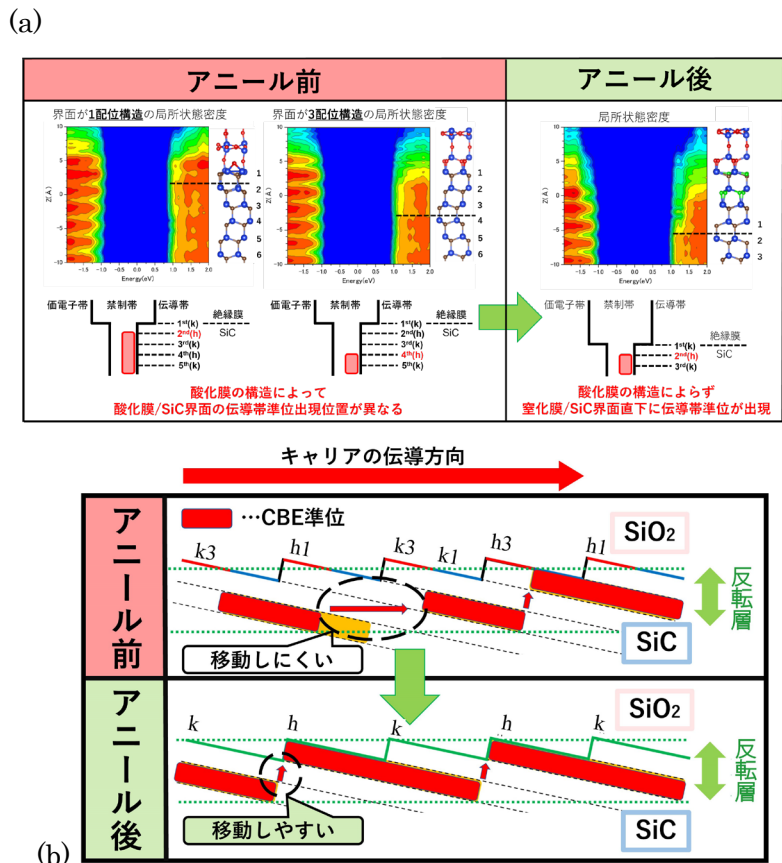


図 2: (a)NO アニール前後での伝導帯下端出現位置。局所状態密度 (LDOS) で表現されている。(b) NO アニールによる可動キャリア増加機構。

③ SiC 上絶縁膜中欠陥の大規模第一原理計算による状態密度解析 [富士電機計算グループ]
 パワー半導体と絶縁膜の界面および絶縁膜中に含まれる欠陥の抑制・制御は、キャリア移動度や信

頼性の向上に重要である。しかし絶縁膜まで含む界面の計算モデルは多くの原子数を必要とし、一般的な第一原理計算では計算負荷が大きいと、プロセスガスとの反応の計算科学的な分析が困難であった。令和3年度はSiC/SiO₂界面においてNOガスの熱処理による欠陥抑制メカニズムを大規模第一原理分子動力学法により検討した。その結果、NOは界面の残留C欠陥と反応し、CとNを含むC-N欠陥を形成することが分かった。SiO₂中のこのような欠陥がSiCデバイスの特性にどのような影響を及ぼすのかは不明であった。また、CだけでなくNも含むことで、考えられる構造のバリエーションが増え、第一原理分子動力学法で扱えるモデルサイズや反応時間だけではその特徴を抽出できないと思われた。そこで今年度は、NOによる反応は古典分子動力学計算で高速かつ大規模に行い、得られた構造に含まれる欠陥の電子状態について、「富岳」を用いて大規模な第一原理計算で調べた。

社内で開発した電荷移動型の反応力場（東京大学との共同研究、大内ほか 応用物理学会第69回春季学術講演会, 24p-E302-12）を用いて、SiC(0001)/SiO₂界面のドライ酸化、NOアニールを模擬した古典分子動力学計算（約2,000原子、1600 K, 250 ps~1 ns）を実施した。計算ソルバーはLAMMPSを利用した。得られた構造は、第一原理計算などで報告されてきたC=Cを含む残留C欠陥や昨年度第一原理分子動力学計算で得られたC-N欠陥を含み、定性的にこれまでの結果と整合することが分かった。

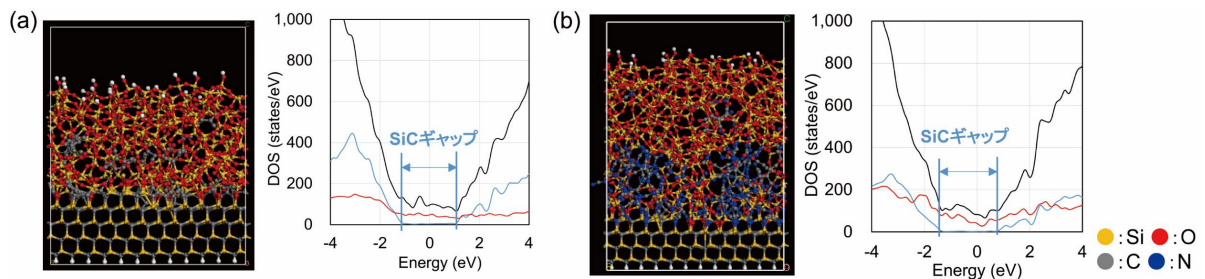


図3: ガス反応計算後の界面構造と状態密度。(a)Si面 O₂アニール後(2085原子)、(b)Si面 O₂→NOアニール後 (2413原子)。

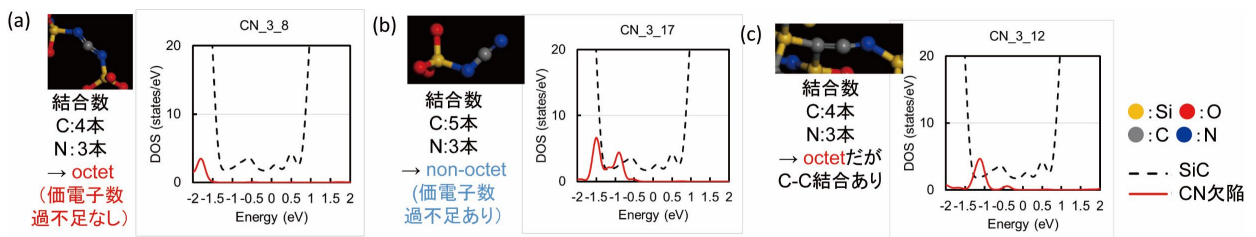


図4: Si面 O₂→NOアニール後構造中の各CN欠陥構造とその状態密度の例。(a)SiCギャップ内準位を持たない欠陥、(b)結合手が過剰でギャップ内準位を持つ欠陥、(c)C-C結合の存在でギャップ内準位を持つ欠陥。

分子動力学計算後の構造について、古典計算（LAMMPS）および強束縛近似に基づく経験的密度汎関数法（DFTB+）により構造最適化計算を行った。なお、原子数が多いため、手元で利用可能な第一原理計算（Quantum ESPRESSOなど）では構造最適化までは行うことが出来なかった。得られた構造について第一原理計算（Quantum ESPRESSO）により状態密度の計算を行った。NOアニール実施の有無によらず、SiC/SiO₂界面に多数の欠陥を含むため、SiCのギャップ内[図3(a),(b)青矢印領域]全体に状態密度を有する結果が得られた[図3(a),(b)]。図3(a),(b)の赤線で示した状態密度がCやCN欠陥に由来する状態密度である。SiCのギャップ内では、それ以外にもSiO₂のSiがCやCN欠陥と

結合することで生じる準位（Si側にトラップされる準位）が存在することが分かった。

O₂による酸化計算後にNOアニール計算を行って得られた構造[図3(b)]中のCとNを含む全91個の欠陥構造について、部分状態密度を抽出し、SiCのバンドギャップ内に準位が形成されるかを調べた。その結果、SiCのバンドギャップ内に準位を持つ欠陥と、持たない欠陥が存在することが分かった。したがってCN欠陥では有害なトラップを形成しないものも存在することが示唆された。

さらに、ギャップ内準位を持たないCN欠陥には「CN結合のみから成り、オクテット（価電子数の過不足がない構造）である」という特徴があることが分かった。図4に該当する構造がオクテットかどうかを記載している（満たす場合octet、満たさない場合non-octet）。原子数によらずCが4本、Nが3本の結合手を持ち、オクテットであるものはバンドギャップ内に準位を持たず[図4(a)]、結合手が不足、あるいは過剰なものはバンドギャップ内に準位を持つことが分かる[図4(b)]。また、オクテットであっても図4(c)のように分子内にC-C結合をもつものは準位を持つことから、ギャップ内準位を持たない欠陥はC-N結合のみからなる欠陥（CとNが交互に並んだもの）に限定されることが分かった。理由としてC-N異核間結合により分子軌道の分裂幅が増大することと、不対電子がないことで α スピンと β スピン軌道にエネルギー差が生じないことが考えられる。

以上のことから、NOアニールによりC欠陥がCN欠陥になることでトラップ準位が一部無害化する可能性が示唆されたが、有害なものも残るため、依然としてSiCデバイスの特性向上には残留Cの低減が重要であると結論付けた。本検討で見出された特徴はCN欠陥の良否判断の指標になると考えられる。今後、今回得られた欠陥構造に関する知見、および大規模計算機によるシミュレーション技術をもとに、欠陥を低減可能なプロセスの探索を実験・計算機シミュレーションの双方から取り組むことで、さらなる信頼性向上やオン抵抗低減を実現した次世代SiCデバイスの製品開発に取り組む。

④ バイアス電場下でのSi/SiO₂界面での伝導帯波動関数分布の面方位依存性とfloating stateの役割 [東工大・Quemix計算グループ]

SiC/SiO₂界面に電場（MOSデバイス特性の文脈ではゲートバイアス）がかかった際に、どのように伝導帯下端の波動関数が影響を受けるかを考察した。特に、その面方位依存性と電場強度依存性に関して比較を行った。図5にはそれぞれのSiC界面において、密度汎関数理論（Density-Functional Theory: DFT）で計算した、酸化膜界面での伝導帯下端の波動関数の広がり、比較のため、有効質量近似の結果を示す。特に、2H-SiC、3C-SiC、4H-SiC(11-20)面における酸化膜界面においては、有効質量近似が定量的にもよく伝導帯下端の波動関数の包絡関数（広がり）を再現していることがわかる。実際のデバイス動作時に相当する電場印加時においても、その波動関数の重心は界面から10-20nmに存在することがわかる。一方で、4H-SiCの極性面であるSiC(0001)面においては、界面がcubicな対称性（(0001)C面）か、hexagonalな対称性（(0001)H面）かによって、波動関数の界面近傍での局在度合いが大きく異なっていることがわかる。特に、外部電場1.5MV/cmの(0001)H面の界面においては、重心位置が界面から5nm程度と、界面2-3原子層領域に波動関数が強く局在化している様子が観察された。この振る舞いはこれまで半導体基礎物理において慣習的に使われてきた有効質量近似の破綻を意味している。実際に、図6において、波動関数の分布を見てみると、界面2-3原子層領域の構造チャンネル領域に波動関数が局在していることが確かめられた。これは元々のSiCの伝導帯下端の波動関数の特異性に由来する性質であり、界面近傍での構造チャンネルの形状に大きく依存してSiCの伝導帯下

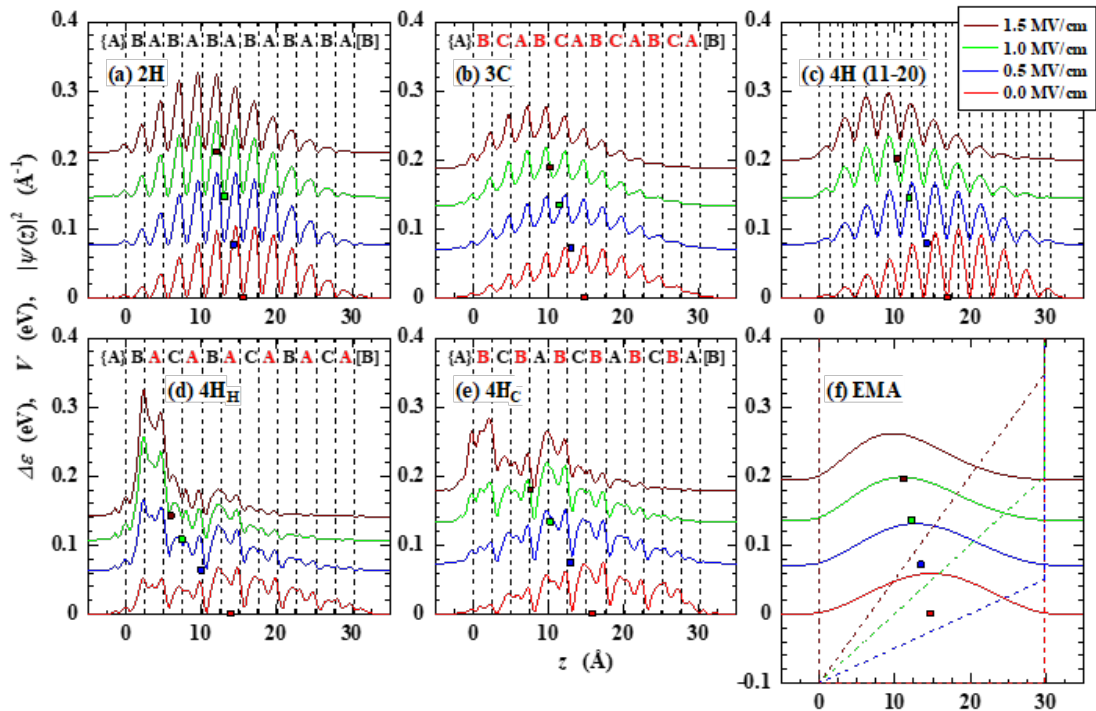


図 5: (a) 2H-SiC(0001)、(b) 3C-SiC(111)、(c) 4H-SiC (11-20)、(d) 4H-SiC (0001)_H、(e) 4H-SiC (0001)_C、(f) 有効質量近似 4H-SiC、による、それぞれの面に対する SiO₂ との界面構造における、SiC 伝導帯下端の波動関数の局所密度状態密度。横軸は界面垂直方向のスラブ厚軸の界面位置を基準にしたもの。縦軸は外部電場が存在時の伝導帯下端のエネルギー位置を、外部電場がゼロの時に対する変移量。赤、青、緑、茶の線はそれぞれ外部電場の強さを表す。図中の四角い点は、それぞれの波動関数の重心位置を表す。

端の波動関数が影響を受けていることを意味している。さらに、有効質量近似からのズレは、極性面垂直方向に対する SiC 結晶構造の長周期性が関係し、有効質量近似が破綻したものと考えられる。つまり、有効質量近似においては、結晶構造の周期において外部電場が作り出す

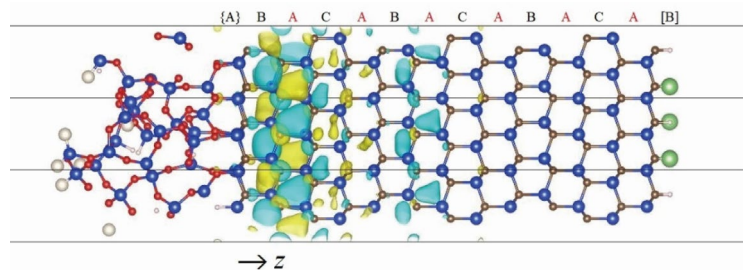


図 6: 4H-SiC(11-20)/SiO₂ 界面における、SiC 伝導帯下端の波動関数の分布 (外部電場 1.5MV/cm の時)。

電位変化量が微量であるという仮定が用いられており、それが SiC 結晶構造の極性面垂直方向の長周期性の下では成り立たなかったものと考えられる。次に、外部電場 1.5MV/cm 下においても、(0001)_C 面の界面においては、界面チャンネル構造の違いから波動関数の分布が(0001)_H 面の時と比べて大きく異なっていることがわかる。このように、外部電場下において、原子層 1 層の界面構造の違いが、伝導帯下端の波動関数の広がり大きな違いを生み出していることを明らかにした。さらに、波動関数が界面に強く局在化することから、SiC の伝導帯下端の波動関数は界面欠陥に大きく影響を受けることが想像される。これら、極性面における波動関数の局在化は、実験で見られている SiC-MOS デバイス界面の低い電子移動度の原因の一つであると考えられる。

GaN-MOS デバイスの性能向上には、最適なゲート絶縁膜の選択と、界面キャリアトラップの制御が最重要課題である。我々は SiO₂ 酸化膜と Al₂O₃ 酸化膜の混合酸化膜である (Al₂O₃)_{1-x}(SiO₂)_x 膜、通称 AlSiO 膜、の可能性を、本課題参加の豊田中研/名古屋大学の実験グループと共同で探索してきた。DFT に基づく第一原理 MD による melt-quench 手法により作成されたアモルファス AlSiO では、SiO₂ の場合にキャリアトラップとなっていた酸素原子空孔がキャリアに悪影響をおよぼしにくいこと、GaN との界面では、アモルファスからの O 原子および Si、Al 原子の拡散により、界面での Ga ダングリングボンド と N ダングリングボンドが、それぞれ終端され、電気的に不活性な界面が生成されること、などを昨年度までに明らかにしてきた[長川他：Physical Review Applied 2020; Applied Physics Letters 2021]。今年度、その物理的起源が、イオン性が高い窒化物におけるカチオンからアニオンへの電子移動に起因していることを詳細な解析から明らかにし、Journal of Applied Physics 誌に発表し、計算された局所状態密度の図が同誌の表紙を飾った (図 7)。

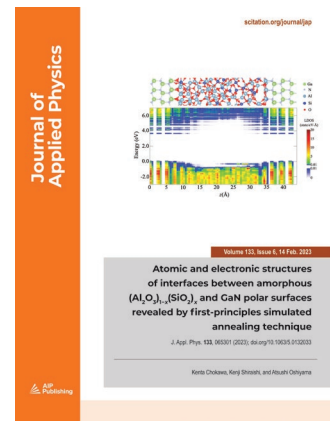


図 7: JAP volume 133 issue 6 (2023)

⑥ GaN/SiO₂ デバイス界面でのホールトラップの正体解明

[名古屋大学計算グループ + 富士電機実験グループ + 大阪大学実験グループ]

現状の GaN-MOS デバイスでのゲート酸化膜としては SiO₂ 膜が主に使われているが、実験的にはホールトラップを除去することができていない。そのためにホールトラップのマイクロな正体を明らかにすることが必須の課題である。GaN 上の SiO₂ 酸化膜形成は通常 Chemical Vapor Deposition で行われている。その際には界面付近で Ga 酸化膜 GaO_x が形成されていることが予想できる。名大計算グループでは、DFT-MD による melt-quench 法により、GaN/SiO₂ および GaN/GaO_x/SiO₂ 界面での構造決定とそこでの電子状態を明らかにした。計算は多体効果に対しては、主に Generalized Gradient Approximation (GGA) で実行したが、バンドギャップ、オフセット等についてはより進んだ近似であるハイブリッド近似 (HSE 近似) を用いた。

図 8 に示すような界面モデルを考え、5000K で溶融、100K/ps で 2000K までクエンチ、溶融後さらにクエンチという熱処理により、界面付近の原子群の構造を決定した (安定構造の一例を図 9 に示す)。得られた安定構造に対し、電子状態 (Kohn-Sham 電子状態=有効的な一電子状態、であり実験的

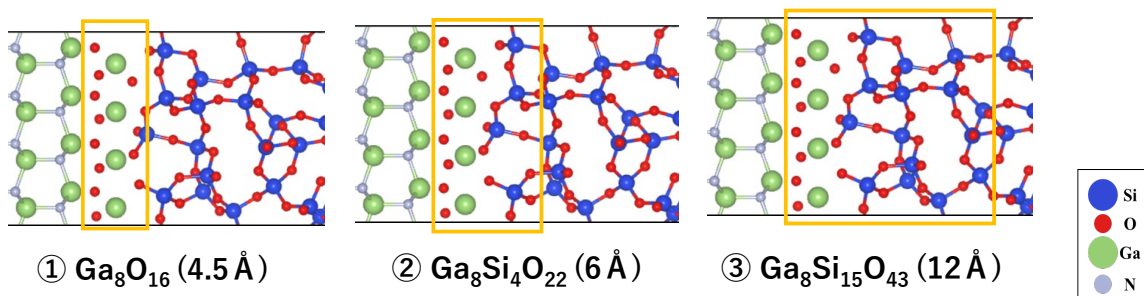


図 8: GaN6 層、Ga₈O₁₂、アモルファス SiO₂ 層 14Å を含む界面モデル。界面付近橙色で囲った領域を melt-quench した。

に観測できる熱力学的電子準位に、定性的に一致する)を計算した。図8の①の界面モデルでは、melt-quench後もGaOxとSiO₂層はほとんど混ざらないことがわかった。その場合には、ギャップ中に電子準位は出現せず、トラップフリーな界面が実現することがわかった。しかしながら、図8の②、③のモデルではmelt-quench後にヘテロなボンド構造、すなわちOを中心とするGa-O-Siの局所構造が出現することがわかった。図10に示すように、このGa-O-Siのヘテロボンド構造は、価電子帯上端に局在した状態を生み出すことがわかった。価電子帯中に位置するか、ギャップ中に位置するか、は微妙な問題であり、実際上は価電子帯上端付近にトラップ準位として出現することは間違いないだろう。すなわちGa極薄酸化膜とSi酸化膜の混在による、ヘテロボンドGa-O-Siの存在がホールトラップとなり、デバイス性能には問題であろうことが強く示唆された。

⑦ アモルファスSiO₂中Ga不純物欠陥の解析

[富士電機計算グループ]

次世代パワー半導体GaNを用いたGaN/SiO₂からなるMOSデバイスにおいては、界面近傍のGaO_x遷移層やGa-O-Siのローンペア由来のトラップ準位が、移動度低下やしきい値電圧の安定性に悪影響を及ぼす可能性が指摘されている。界面近傍から離れた領域においても、SiO₂中へGaが拡散しやすいことが知られており、信頼性や固定電荷への悪影響が疑われた。そこで、GaNを使ったMOSデバイスの信頼性に重要と考えられるSiO₂中Ga不純物の電子状態の解析を行った。

RSDFTにより、不純物としてGaを含むアモルファスSiO₂をメルトクエンチ計算で作成した。Gaは単結晶SiO₂にストイキオメトリーを保つ形で(Siを6個Gaと入れ替え、SiO₂のOを3個抜く)導入した。

SiO₂の密度依存性を比較するため、SiO₂の密度を3段階(2.7, 2.2, 1.9 g/cm³)変えたものを作成した。密度2.2 g/cm³のものについては、O欠損や格子間Gaと見なせるストイキオメトリーをずらした構造も作成した。メルトクエンチ計算ではアモルファスSiO₂の任意の位置にGaを導入したものを初期構造として5000 K (保持3 ps)から300 Kへ冷却(200

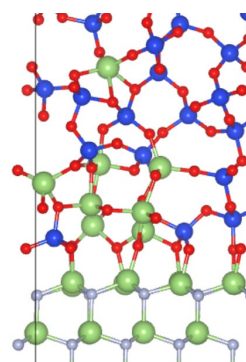


図9: 図8③の界面モデルをmelt-quenchして得られた安定構造。

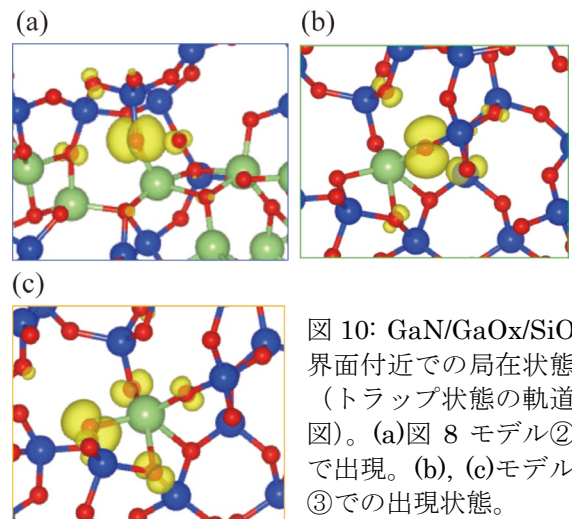


図10: GaN/GaOx/SiO₂界面付近での局在状態(トラップ状態の軌道図)。(a)図8モデル②で出現。(b),(c)モデル③での出現状態。

K/ps)し、最後に構造最適化計算を行った。得られた構造の例を図11(a)に示す。SiO₂中のGaはOと3配位した構造を1つ、4配位した構造を5つ形成した。この構造について第一原理計算(Quantum ESPRESSO)で状態密度計算を行った結果を図11(b)の黒線に示す。元素ごとに部分状態密度を抽出した結果もあわせて示す(橙、赤、紫線がそれぞれSi, O, Gaに対応、右凡例参照)。SiO₂のギャップ内に複数のギャップ内準位が形成されていることが分かった。Gaを含む構造を中心に部分状態密度を抽出すると、図11(b)の下に示したようにOと4配位したGa[図11(b)水色線Ga_O4]がギャップ内の伝導帯寄りの位置に準位を形成するほか、GaとSiと結合したOが価電子帯上端に準位を形成す

ることが分かった [図 11(b) 黄緑色線 Si_O4Ga1]。O と 3 配位した Ga は SiO₂ の伝導帯下端付近に準位を形成した [図 11(b) 緑線 Ga_O3]。

このような O の状態密度は、すでに報告されているように、GaN/SiO₂ 界面においてはダイポールの影響でホールトラップとなる可能性のあるものと考えられる。また、Ga が作る SiO₂ の伝導帯寄りの準位は SiO₂ の絶縁膜としての耐圧特性に悪影響を及ぼすと考えられる。

また、Ga の初期位置やストイキオメトリーを変えることで、得られるアモルファス構造は変わるものの、本計算で扱った密度の範囲ではほとんどの構造で Ga は O と 3, 4 配位を形成し、Ga と O によって SiO₂ 中のギャップ内準位を形成することが分かった。以上のことから、GaN/SiO₂ からなる MOS

デバイスにおいては Ga 拡散の抑制が無害化が必須であることが確かめられた。今後は、GaN-MOS デバイスの製品化を目指して、GaN/SiO₂ の界面状態を改善するプロセスの実験的検討を行うとともに、得られた構造を教師データとして GaN/SiO₂ 界面系の反応力場の作成にも利用し、より大規模かつ長時間のシミュレーションによるプロセスの探索技術の確立に取り組む。

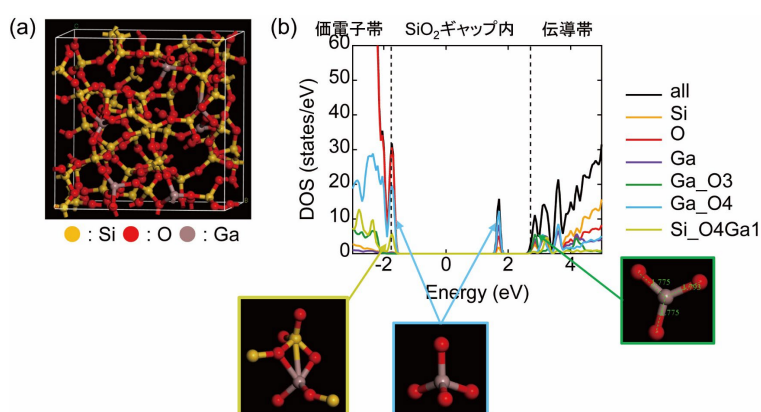


図 11: (a)アモルファス SiO₂ 中に Ga を含む構造例と(b)フェルミ準位付近の状態密度。

⑧ フラッシュメモリー記憶要素である SiN の物性解明

[名古屋大学計算グループ+Quemix/東工大計算グループ]

半導体あるいは絶縁体中の点欠陥は、ブロッホ状態等の広がった電子状態とは異なる局在電子状態を生みだし、それらの局在状態はスペクトルとしては、エネルギーギャップ中にしばしば新たな準位を引き起こす。それらは電子デバイスにおけるキャリア・トラップとして、また光学遷移の捕獲中心として、電子的光学的現象に大きな影響を及ぼす。テクノロジー的には多くは負の影響であるとされているが、局在状態に電荷を捕獲させる、あるいはそこから電荷を取り出すということは、メモリーへの情報

の書き込み・読み出しに他ならない。すなわち点欠陥等による局在電子状態は究極のメモリーユニットに成り得る。そのような例は、過去のエレクトロニクス産業では稀であったが、現在のデータ社会を支えているフラッシュメモリーでは、まさにそのようなことが起きていることが、今年度の我々の計算で明らかになってきた。

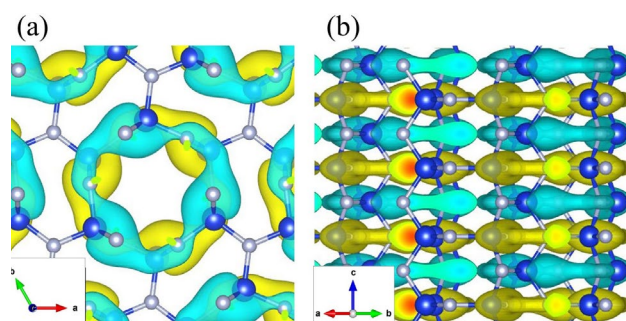


図 12: β -Si₃N₄ の伝導帯下端の電子軌道。(a) c 軸方向と(b)それに垂直な方向からの軌道の等値面 (青+, 黄-)。青と白の球はそれぞれ Si, N 原子。

現在の 3D-NAND フラッシュメモリーは Si-MOS 構造界面に積層させたアモルファス SiN をメモリーユニットとして用いているが、そのメモリー機能発現のマイクロ機構はわかっていない。実験的にわかっているのは、アモルファス SiN は Si リッチ (N プア) であること、 10^{20} cm^{-3} 個以上の水素原子が含まれていること、の 2 点である。そこで今年度は、SiN の結晶型である $\beta\text{-Si}_3\text{N}_4$ を例にとり、そこで窒素原子空孔 (V_N) 構造と電子状態を DFT のハイブリッド近似によって調べた。最初の大きな発見は、ホストの SiN の伝導帯の性質である。図 12 は $\beta\text{-Si}_3\text{N}_4$ の伝導帯下端の電子軌道 (KS 軌道) である。軌道は構成原子の軌道から構成されているわけではなく、格子間に広がった floating 状態であることがわかった。これは疎な物質群、例をあげれば典型的半導体 (充填率 0.34)、炭素ナノ物質等に表れる状態であり、パワー半導体 SiC ではデバイス界面特性の鍵を握る状態であった (令和 2 年度報告書参照)。SiN の充填率は 0.28 であり、floating 状態が出現するのは当然とも云える。

SiN 中 N 原子は周囲の 3 つの Si 原子とボンドを形成している。したがって、 V_N が生じると最近接の 3 つの Si 原子からのダングリングボンド (db) が出現し、中性状態ではそこに 3 電子が局在する。3 つの db 状態は、原子構造の対称性から、全対称の状態ひとつと 3Si 原子間に節をもつ 2 つの状態に分裂し、前者は

価電子帯中に埋没し (図 13 でのエネルギー 5eV 以下の位置)、また後者はギャップ中に存在する (図 13 でエネルギー 7 eV~10eV に位置する青で示した横線の位置)。したがって中性状態での 3 個の電子は全対称状態に 2 個、ギャップ中状態に 1 個の電子を収容する。ギャップ中のフェルミ準位の位置に依存して、これらのギャップ中状態は 0 個から 4 個までの電子を収容し、 V_N は +1 から -3 までの荷電状態を取る。

こうした荷電状態とは本質的に異なる状態が存在することが計算で判明した。それは局在 floating 状態というべきもので、図 14 にその軌道状態を示す。 V_N 最近接の 3Si 原子周囲の空間に浮かんでいるような状態である。db 軌道の成分はすでに別のギャップ中の電子状態となっているので、これはホスト中に存在した floating 状態 (図 12) の内のひとつが、窒素空孔付近の引力ポテンシャル (SiN 中の N は負に帯電しているの、その欠損は引力ポテンシャルを生む) を感じて局在したものである。電子準位のエネルギー位置としては、図 13 の赤線で示すように、電子捕獲により大きく下方シフトし、ギャップ中に出現する。これらの局在 floating 状態は、db 状態とは大きく異なり、電子の捕獲・放出に対して原子構造、ボンド配置の再構成が見られない。言い換えれば、捕獲・放出が可逆的であることを示しており、メモリー機能の発現には有利であることが示唆される。さらに、実際のサンプルには水素原子が多量に含まれている。そこで、 V_N と水素の複合体の構造と電子状態を DFT-ハイブリッド近似で調べた。その結果、H 原子は V_N と複合体を形成

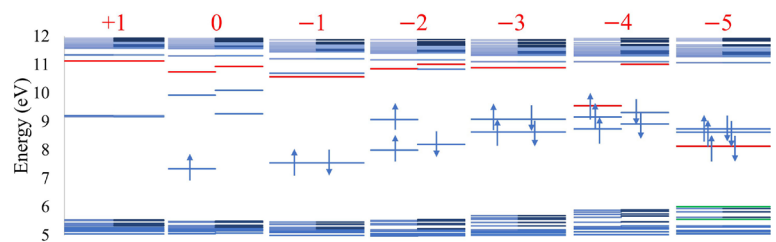


図 13: V_N によって誘起されたギャップ付近の電子状態。 V_N は +1 から -5 までの荷電状態を取り得る。6eV 以下、11 eV 以上の青線は、価電子帯、伝導帯に対応、他の青線は db 状態。赤線が新たに発見された局在 floating 状態。

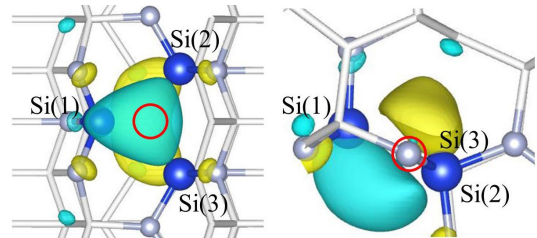


図 14: 局在 floating 状態の電子軌道。 V_N 最近接の 3Si 原子の成す平面に垂直方向 (a) および平行方向 (b) からの軌道の等値面 (青+, 黄-)。青と白の球はそれぞれ Si、N 原子。

し、最安定な複合体では、+2、中性、-2 の荷電状態を取ることが判明した。以上の結果は、Physical Review B 誌、Japanese Journal of Applied Physics 誌上で公表された。

⑨ STT-MRAM における MgO 薄膜中の粒界によるデータ保持性能の第一原理計算による解析

[名古屋大学計算グループ + 東北大学実験グループ]

Fe/MgO/Fe からなるトンネル接合を利用した STT-MRAM は、ワーキングメモリーとして利用されている SRAM や DRAM といった揮発性メモリーの代替が期待されている。Bean らの研究によると、Fe/MgO/Fe 磁気トンネル接合素子の MgO 層は、直径 10~15nm 程度の粒から形成され、粒界構造が現れることが報告されている[本項目末 1, 2]。MgO 層内で最も多く確認された粒界構造である $\Sigma 5(210)[001]$ 対称傾角粒界を用いて、MgO 層に粒界が存在するとき、STT-MRAM のデータ保持性能で重要な界面垂直磁気異方性に、どのような影響を与えるかを第一原理計算で検討した。

その結果、粒界近傍の磁気異方性エネルギー(MAE)がおおよそ 31%減少していることがわかった。これは、粒界が磁化反転の原因になる得ることを示している。粒界近傍の MAE 低下の物理的起源を解明するために、軌道分解した界面 Fe 原子の状態密度を図 15 に示す。図 15 より、粒界のない場合 (Ideal)および粒界近傍(Near GB)の両方ともに、up spin の状態密度がほぼ占有している spin 分極の大きな系であることがわかった。Fermi level 近傍では、どちらの状態密度においても、down spin

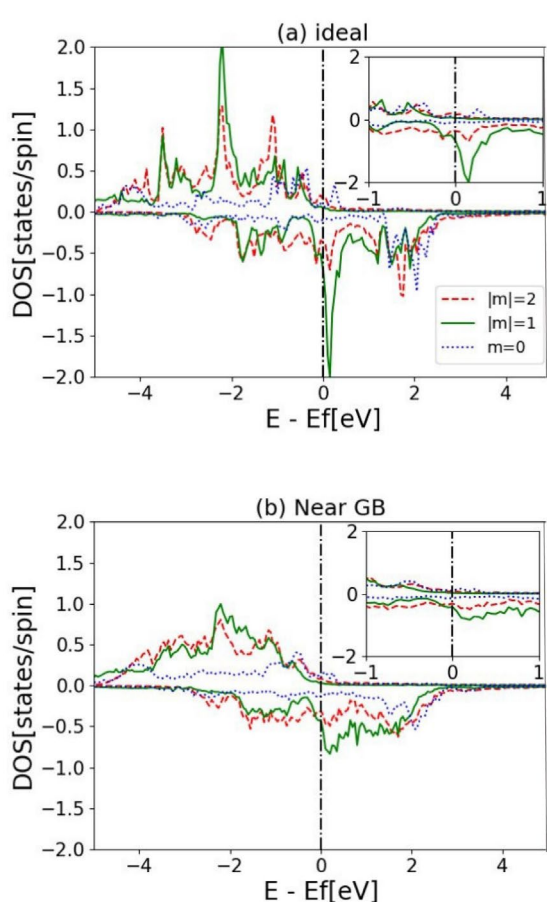


図 15: 粒界がない場合(a)、と粒界近傍(b)の軌道分解した状態密度。

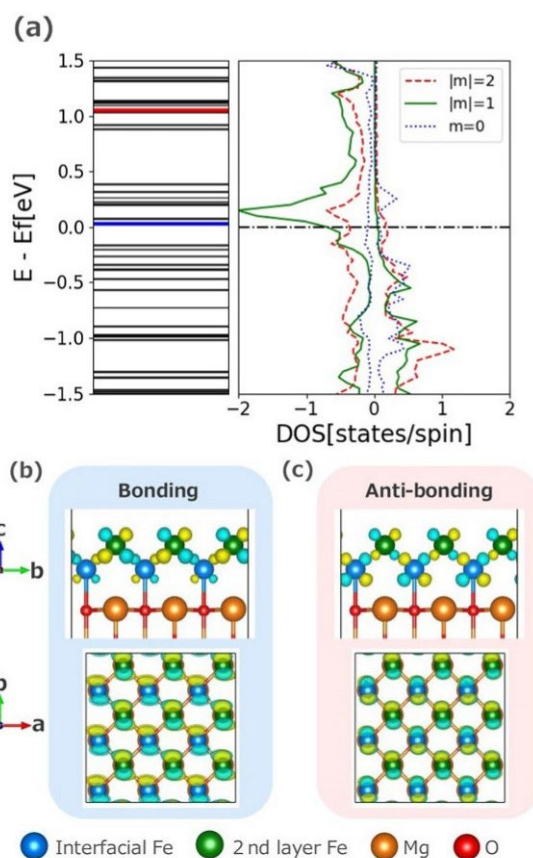


図 16: (a)粒界がないときの Γ 点のエネルギー準位とそれに対応する状態密度。青色(b)と赤色(c)のエネルギー準位に対応する Γ 点の波動関数。

における $|m|=1$ の状態が最大状態密度である。粒界近傍では、 $|m|=1$ の状態が最大状態密度ではあるが、粒界がない場合と比較してピークが大きく減少し、よりエネルギーの高い状態に広がっている。界面 Fe 原子の $|m|=1$ の Fermi level 近傍における down spin の状態密度が、粒界近傍で減少した理由を考えるために Γ 点における波動関数の形状を可視化した。図 16(a) は Γ 点の Energy level と対応する状態密度を示す。図 16(a) の青色の準位は界面 Fe 原子と 2 層目 Fe 原子間における d_{yz} の結合性軌道であり [図 16(b)]、図 16(a) の赤色の準位は反結合性軌道である [図 16(c)]。理想的な界面を形成できている場合、界面 Fe 原子と 2 層目 Fe 原子における $|m|=1$ の結合性軌道が形成されるが、粒界近傍では面内における対称性が崩れているため、界面 Fe 原子と 2 層目 Fe 原子間の混成が弱くなり、結合性軌道と反結合性軌道の間状態が増加する。その結果、MAE が減少すると考えられる。

さらに界面での不完全性がデバイス劣化につながることも判明した。具体的にはデバイスプロセス中に界面に混入する窒素原子が、トンネル磁気抵抗比を減少させ、デバイス劣化につながるが見いだされた。

[1] J. J. Bean, M. Saito, S. Fukami, H. Sato, S. Ikeda, H. Ohno, Y. Ikuhara, and K. P. McKenna, *Sci. Rep.* 7, 45594 (2017).

[2] J. J. Bean, and K. P. McKenna, *Phys. Rev. Materials* 2, 125002 (2018)

⑩ 振動発電素子の信頼性向上

[名古屋大計算グループ]

本事業の目的は、「富岳」を活用した計算技術の開発と応用により、省エネルギー社会をささえる技術基盤を形作ることである。ここまで説明したように、主なるターゲット材料はワイドギャップ半導体であるが、それに限らず、量子論シミュレーションが力を発揮する省エネルギーデバイスの製造プロセス提案とその社会実装は重要なターゲットである。本年度、その一例としてエネルギー・ハーベストデバイスの社会実装に取り組んだ。

振動発電素子は、散逸する機械的エネルギーを再利用可能な電気的エネルギーに変換するという意味で、未来の省エネルギー社会を支えるキーデバイスのひとつと云える。有望な候補として、カリウムイオンエレクトレットを用いた振動発電素子があげられる。これは、カリウム原子を SiO_2 に導入すると SiO_2 が負に帯電してエレクトレットとなる現象を用いた振動発電素子である。こ

れについては、カリウムイオンエレクトレット負電荷蓄積の物理的起源は SiO_5 構造であることが我々の計算で明らかになっており [白石他: *Applied Physics Letters* 117, 193902 (2020)]、次世代センサーデバイスとして期待されている。 SiO_5 構造が形成される要因は、アルカリ金属であるカリウム原子から供給される電子によって通常 4 配位の Si 原子がもう一つの酸素と結合を作り SiO_5 構造となり負電荷をトラップするためである。この時、酸素過剰領域の SiO_5 構造が形成されると、それと同時に酸素不足領域の Si-Si 結合が形成される (図 17)。この Si-Si 結合が切断されると Si ダングリングボンドから電子が脱離し局所的に正電荷の状態になるため、 SiO_5 構造の負電荷を打ち消して、系全体としては中性になってしまう。このように酸素不足領域の Si-Si ボンドが存在するとカリウムイオンエレクトレ

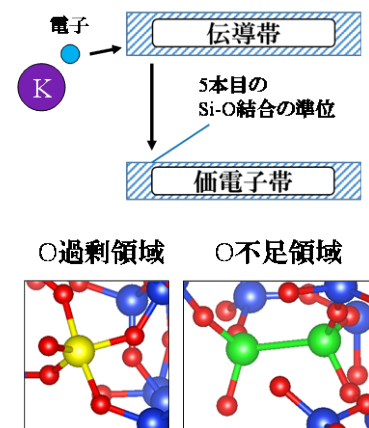


図 17: SiO_2 にカリウム原子を導入することで形成される SiO_5 構造と Si-Si 結合。

ットが劣化して短寿命になってしまう。そこで、カリウムイオンエレクトレットの信頼性を高める方策として追酸化を理論的に検討した。計算はカリウムと同時に過剰酸素も同時に導入してメルトクエンチ法でカリウムと過剰酸素を含むアモルファス SiO₂ を形成した。その結果、Si-Si ボンドは形成されずカリウム原子の他は SiO₅ 構造と通常の SiO₄ 構造となった。カリウムを除去すると系は負に帯電した。追酸化前後の系の形成エネルギーを図 18(a)、(b)に示す。この図からわかるように、追酸化前は中性状態が安定な領域が広く存在したのに対し、追酸化後は SiO₂ のフェルミレベルの殆どの領域で負電荷状態が安定となることがわかる。実際実験によって追酸化の効果を確認したところ図 18(c)のように追酸化によってカリウムイオンエレクトレットの寿命が延びることがわかった。このように、計算科学によってカリウムイオンエレクトレットを用いた振動発電素子の信頼性技術を先導することに成功した。成果は今年度の *Applied Physics Letters* 誌に公表された。また共同開発先である鷺宮製作所における量産プロセスに採用された。

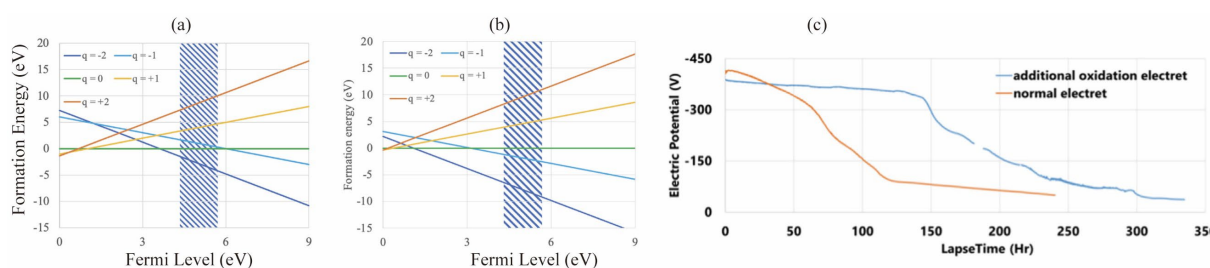


図 18: (a) 追酸化前、(b)追酸化後の SiO₂ エレクトレットの形成エネルギー。(c) 追酸化の前後での静電ポテンシャルの経時変化の相違。

(2) エピタキシャル成長統合シミュレーション技術の開発と有用性の検証

① GaN 成長環境下での表面液体化の発見

[名古屋大学計算グループ + Strasbourg 大学計算グループ]

GaN の MOVPE 成長温度は 1300 K である。その状況での表面原子の動的性質は原子レベルでは全く分かっていなかった。そこで我々は Ga リッチ GaN(0001) での CPMD (Car-Parrinello Molecular Dynamics) シミュレーションを行った。シミュレーションセルの表面内でのサイズは 4x4 とした (より大規模なシミュレーションは今後の課題である)。シミュレーション系の温度は、室温から 1300K まで徐々に上げられた。各温度での熱平衡化の間に Ga アドアトムに対する以下の対相関関数 (Pair Correlation Function: PCF) が計算された。

$$g(r) = \frac{V}{4\pi r^2 N^2} \left\langle \sum_i \sum_{j \neq i} \delta(r - r_{ij}) \right\rangle$$

ここで、N は体積 V 中の Ga アドアトムの原子数、 r_{ij} は原子間距離であり、平均は CPMD シミュレーションにより計算される。また、各時刻 t での原子 I の速度 $v_I(t)$ も計算されるので、速度自己相関関数から Ga アドアトムの拡散係数 D、

$$D = \frac{1}{3} \int_0^{t \rightarrow \infty} \left\langle \frac{1}{N} \sum_{I=1}^N v_I(t) v_I(0) \right\rangle dt$$

も求まる。

得られた対相関関数には、300K から 1100K までは、Ga リッチ表面構造に特徴的な 6.5\AA 付近のピークが現れ、温度上昇とともに、熱運動によるピーク幅の増加が見られた。しかしエピ成長温度の 1300K では劇的な変化が見られた。 6.5\AA 付近のピークは消滅し、代わりに $2.6\text{-}2.7\text{\AA}$ を中心とするピークが現れる。この原子間距離は、Ga-Ga のボンドの距離 (single ボンド 2.59\AA 、double ボンド $2.41\text{-}2.25\text{\AA}$ 、triple ボンド $2.45\text{-}2.21\text{\AA}$) に対応しており、Ga-Ga 凝縮体の形成を示唆している。実際シミュレーション動画より、Ga アドアトムが表面 Ga とのボンドを解消し、表面上を拡散し、Ga 凝縮体を形成することがわかった。さらに重要なことは 1300K の PCF には、 $2.6\text{-}2.7\text{\AA}$ のピーク以外にはピークが存在しないことである。凝集体が固体であるならば、最近接距離以外に、次近接、次々近接のピークが現れるはずであるが、最近接以外の位置には相関はないということは、表面液体状態が形成されていることを示している。この液体化は拡散係数にも現れており、1100K までは拡散係数は見事にアレニウスプロットで記述され、拡散障壁は $E_b = 0.28\text{ eV}$ そして拡散係数の prefactor は $D_0 = 7.94 \times 10^{-5}\text{ cm}^2/\text{s}$ と求められるが、成長温度になった途端に一桁上昇することがわかった。

② GaN 表面再構成と不純物混入の相関の解明 [九州大学計算グループ]

GaN 有機金属気相成長 (MOVPE) プロセスを理解し制御する上で、表面反応の舞台となる表面再構成を解明することは重要な課題である。本研究グループでは、これまでに量子力学と統計熱力学に立脚した理論解析手法により、GaN MOVPE 成長表面の再構成構造を明らかにしてきた[草場、寒川他: JJAP 2017]。すなわち、 H_2 キャリヤーガス雰囲気下では、GaN(2x2)最表面の4つの Ga に対して3つの H が吸着した 3Ga-H 構造が成長温度 ($\sim 1100\text{ }^\circ\text{C}$) 付近で安定となり、それより高温では H が脱離した理想 (ideal) 表面が安定となる。ここで、前者は電気的中性条件 (エレクトロン・カウンティング則: EC 則) を満たすが、後者の表面には3つの過剰電荷が存在する (図 19)。本研究では、このチャージバランスが不純物添加により

乱された場合を仮定して、表面構造安定性を解析した。図 19(b)に p 型不純物である Mg アクセプターを添加した場合の表面相図を示す。 3Ga-H 表面に Mg を添加すると電荷が1つ不足するが、理想表面に Mg を添加すると表面電荷の一部が正孔を補償して EC 則に近づくため[図 19(c)]、理想表面の安定条件範囲が拡張する。すなわち、 3Ga-H 表面が安定な成長条件で Mg を添加すると局所的に理想表面が出現して表面系が安定化することがわかった。他の不純物についても同様に、局所的な表面再構成の変化を伴って系の安定化 (欠陥形成エネルギーの低下) が起こる (表 2)。以上より、不純物の取り込み効率 (残留不純物濃度) を議論する際には、表面を含む 2.5 次元系の安定性の理解が必要であること

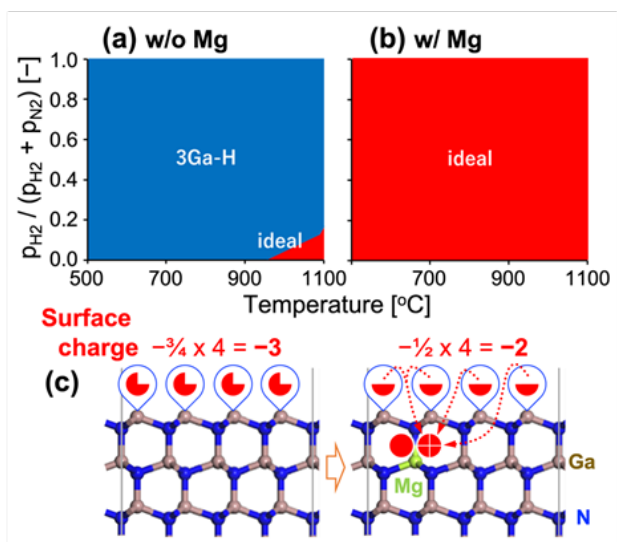


図 19 : (a) GaN および(b) GaN: Mg の MOVPE における表面相図。計算条件 : $p\text{TMG} (= p\text{Cp}2\text{Mg}) = 1.0 \times 10^{-4}\text{ atm}$ 、 $p\text{NH}_3 = 0.2\text{ atm}$ 、キャリアーガス $\text{H}_2 + \text{N}_2$ 、全圧 1 atm 。(c) 理想表面モデルへの Mg アクセプター混入による電荷移動の模式図。

が示された

表 2 : 3GaH 表面に各種不純物を添加した場合の欠陥形成エネルギー[eV]。

不純物	Mg	O	Mg+O	Mg+H	O+H
表面再構成 (変化なし)	3Ga-H	3Ga-H	3Ga-H	3Ga-H	3Ga-H
形成エネルギー	6.25	0.38	0.44	6.12	3.19
表面再構成 (変化あり)	Ideal	2Ga-NH	Ga-H	Ga-N+2Ga-H	Ga-N+2Ga-H
形成エネルギー	0.85	-3.90	-0.77	0.50	-0.36

③ 窒化物半導体ヘテロ界面における拡散機構の解明

[九州大学計算グループ]

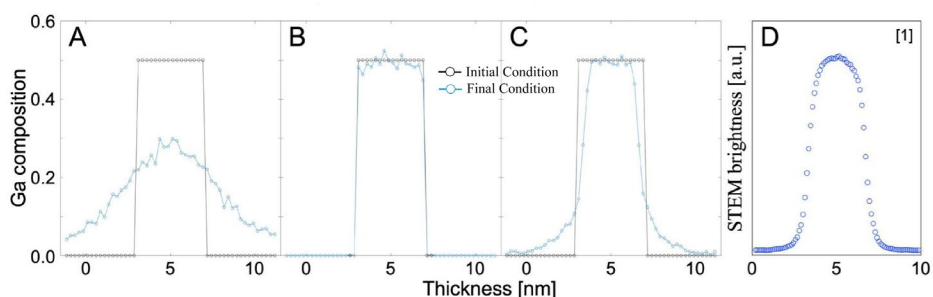


図 20: 物理モデル A~C による解析結果 (黒線: 初期組成、青線: 緩和後) と実験結果 D。

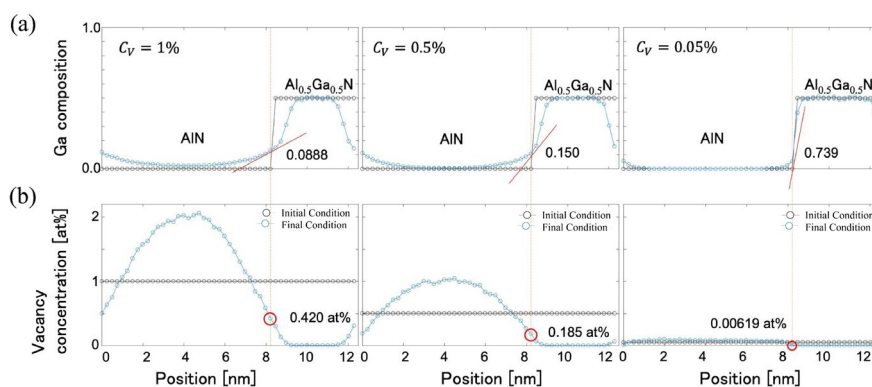


図 21: 空孔濃度と界面急峻性の相関、(a) 組成プロファイル、(b) 空孔濃度分布。

GaN エピタキシャル成長を含め半導体デバイスの特性、信頼性を向上させる重要な因子の一つとしてヘテロ界面急峻性が挙げられる。ヘテロ界面の急峻性は材料の組み合わせ、特に半導体混晶の混和性／非混和性の影響を受ける。例えば、正則溶体近似における AlGa_nN の相互作用パラメーター Ω (= 30 meV/atom) は、InGa_nN の Ω (= 290 meV/atom) に比べて 1 桁小さく混和性を示す。本研究では、AlGa_nN/AlN ヘテロ界面を例に、結晶成長中の相互拡散による界面急峻性の劣化機構を解析した。まず、 $\Omega = 30$ meV/atom の混合エンタルピー曲線を用いて、カチオンの相互拡散に伴う局所組成変化／エネルギー変化を求め、メトロポリス・モンテカルロ (mMC) シミュレーションによりヘテロ界面の安定

性を解析した (図 20A)。図から実験結果図 20D [本項目末 1]を再現できておらず、カチオンの相互拡散 [物理モデル A] では現象を理解できないことがわかった。次に、第一原理計算により求められた空孔の形成エネルギー[本項目末 2]を用いて空孔拡散による界面急峻性の劣化を解析した (図 20B) [物理モデル B]。しかし、ここでも実験結果図 20D を再現することはできなかった。そこで、空孔拡散とその周囲のカチオン相互拡散 [物理モデル C] による解析を行い、実験結果図 20D を再現することに成功した (図 20C)。この [物理モデル C] を用いて種々の成長条件におけるヘテロ界面の安定性を解析したところ、ヘテロ界面急峻性は初期空孔濃度に依存することがわかった (図 21)。AlN 中のカチオン空孔は AlGaIn 中のそれよりも安定であり [本項目末 2]、空孔は AlN 層側に拡散する。このとき、ある一定数の空孔がヘテロ界面付近に存在し [図 21(b)]、カチオンの相互拡散を促す。すなわち、平衡状態におけるヘテロ界面近傍の空孔濃度が界面急峻性に影響を及ぼすことが解明された。

[1] J. Houston Dycus et. al., Appl. Phys. Lett. **114**, 031602 (2019).

[2] K. H. Warnick et al., Phys. Rev. B, **84**, 214109 (2011).

④ 第一原理計算と機械学習によるナノメートルスケール構造の決定 [九州大学計算グループ]

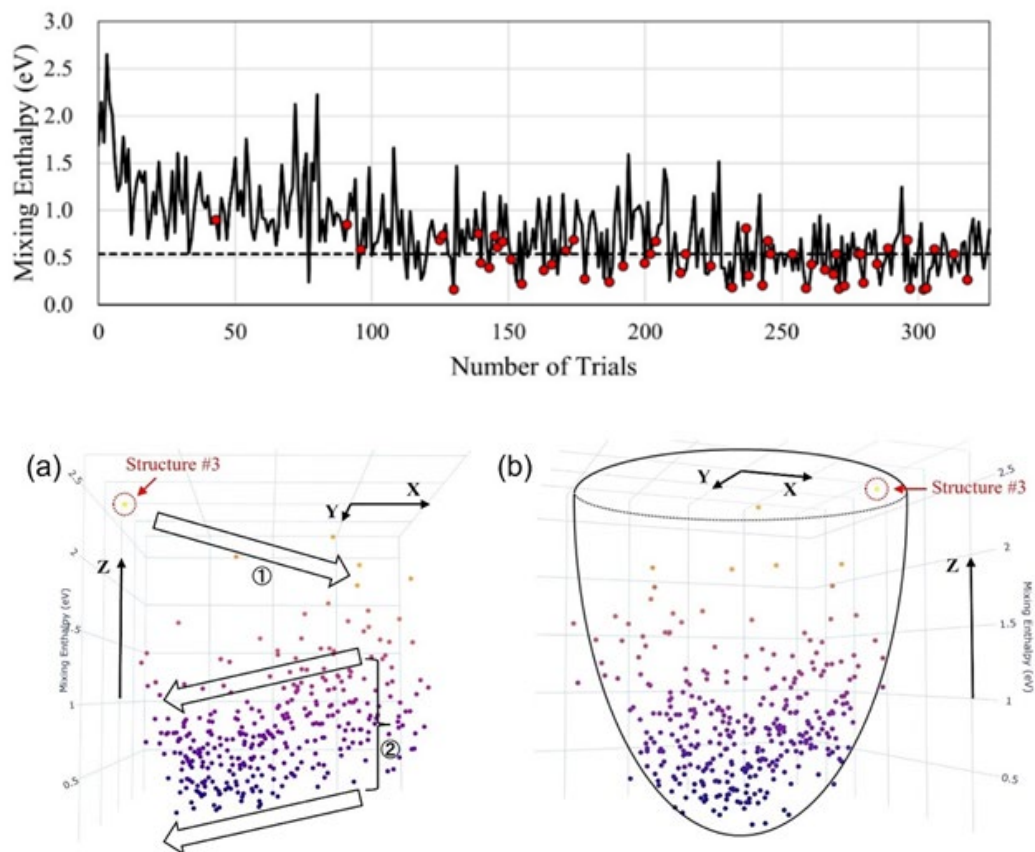


図 22 : (上図) ベイズ探索の履歴。(下図) 多次元尺度法 (MDS) により次元を 2 つに減らした (a) ハミング距離と (b) 最適輸送距離を用いた探索構造のマッピング。カラーマップは Z 値を表す。

GaN エピタキシャル成長のダイナミクス追跡のためには、その舞台となる成長表面の構造同定が不可欠である。しかしその構造同定は、百万ケースの候補の中から最安定構造を決定するという途方も

ないタスクである。我々はそのタスクに昨年度から機械学習と第一原理計算を結合させた手法によりチャレンジしている。実際、令和3年度成果報告書 2-2 (1)-④において、ベイズ機械学習による大規模 GaN 表面再構成の構造探索結果を報告した(草場他: APL 2022)。令和3年度は、約 49 万通りの候補構造に対して 170 トライアルの探索を行っていた。令和4年度は、これを 326 トライアルまで拡張し、ベイズ探索の履歴から探索挙動の考察を行った。まず、23 次元の 2 値ベクトルとして表現していた吸着構造の高次元データを可視化するために、次元削減手法の一つである多次元尺度構成法 (Multi-Dimensional Scaling, MDS) の SMACOF アルゴリズムを用いて解析を行った[図 22(a)]。ここでは、2つの吸着構造を比較したときに H 吸着の有無が異なるサイトの数をハミング距離として、その距離を極力保存するように 2次元に次元削減している。探索の初期段階では最も不安定な構造#3 から遠く離れた構造が選択され[図 22(a)の①]、その後、構造#3 に近づく向きに勾配を下っていたことがわかった[図 22(a)の②]。次に、探索履歴中の構造を、(バイアスがかかっているが)探索空間からのサンプリングとみなして、最適輸送距離と MDS を用いてマッピングを行った[図 22(b)]。この図では、不安定な構造が外側に、安定な構造が中心側にプロットされ、下に凸のすり鉢状に分布している。このことは、最適輸送距離が物理的な吸着構造の近接性を確かに反映した適切な距離であったことを示唆している。ベイズ最適化におけるカーネルをこの距離に基づき設計することで、大域的に下に凸な関数の最小化として、現状よりも効率的な探索が可能になると期待される。成果は日本結晶成長学会誌に解説論文として公表された。

⑤ SiC エピタキシャル成長における窒素ドナーの取り込み機構解明

[名古屋大学計算グループ + 株式会社ニューフレアテクノロジー実験グループ]

SiC のエピタキシャル成長 (エピ成長) は、 SiH_4 、 C_3H_8 をソースガスとして用いる CVD (Chemical Vapor Deposition) 法で行われる。さらに膜質向上と成長速度増進のために HCl を加えた HCVD (Halide CVD) 法もしばしば使われる。成長には微傾斜面が用いられるので、表面はテラスと原子ステップから構成され、反応性の高い原子ステップから、気相反応の結果から生じた SiCl_2 と C_2H_2 が取り込まれ、ステップフローのエピ成長が生じると考えられている。また、ドナー、アクセプター原子の注入も、多くの場合エピ成長中に行われ、とくにドナーである窒素原子の注入は窒素分子のステップ端での乖離取り込みにより達成されると認識されているが、その取り込反応の微視的機構はわかっていない。そうした取り込反応の解明には、ステップ構造の同定とユビキタスに存在する水素原子の吸着形態の解明が不可欠である。これについては、昨年度に遂行した DFT 計算[昨年度成果報告書および Kimura et al., Phys. Rev. B 106, 035309 (2022)]により、ほぼ全容が明らかになっている。すなわち SiC(0001) 面には、図 23 に示すように 5 種類のステップ端、SC, Si2, Si3, C1, C2 が存在し得る。それぞれのステップ構造と水素吸着エネルギーを網羅的に計算で調べ (約 30 通りの可能性)、それぞれの構造の水素被覆率を求めた。その結果、CVD 成長温度では、Si3 ステップの水素被覆率が顕著に低いことが判明した。それに続くのが SC ステップ、Si2 ステップである。水素被覆率が低い場所が取り込反応のホットスポットになると考えられるので、今回、Si3, Si2, SC ステップ端での N_2 の吸着乖離を調べた。図 24 は安定な窒素の吸着構造である。乖離吸着することがエネルギー的に得であることが判明した。 N_2 分子当たりの吸着エネルギーは、Si2 ステップの場合、2.51 eV (Si2-A)、2.68 eV (Si2-B)、Si3 ステップの場合、3.46 eV (Si3-A)、4.16 eV (Si3-B) と計算された。さらに N_2 分子が気相から飛来して、こ

の乖離吸着形態をとるまでの原子反応経路を探索した。その結果、反応エネルギー障壁が、水素リッチ・プアな環境に依存して、1.16 eV - 1.40 eV である経路が見つかった。1600°C の CVD 成長温度では、十分頻度の高いプロセスであることがわかった。

N₂ 分子が izzどのようにクラックされて SiC 中の N 原子ドナーとして取り込まれるかが謎であったが、表面テラス端での協奏的反応の結果であることがわかった。

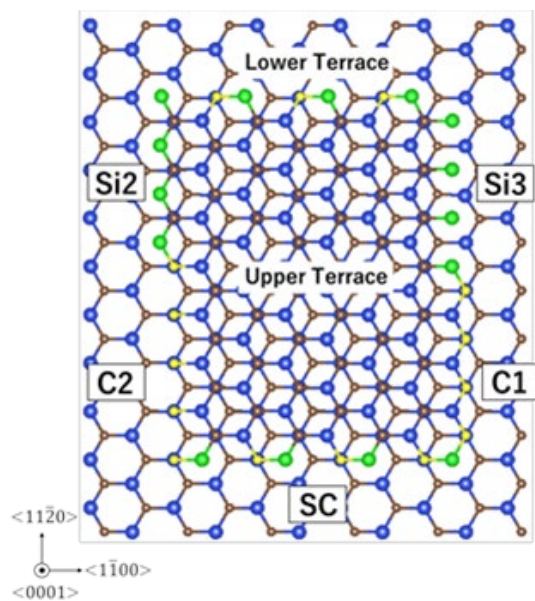


図 23: SiC(0001)面のステップ構造の模式図。中央を上方テラス、周囲を下方テラスとし、5種類のスツツ端、SC, Si2, C2, Si3, C1 が示されている。Si が青、C が茶、スツツ端 Si が緑、スツツ端 C が黄で示してある。

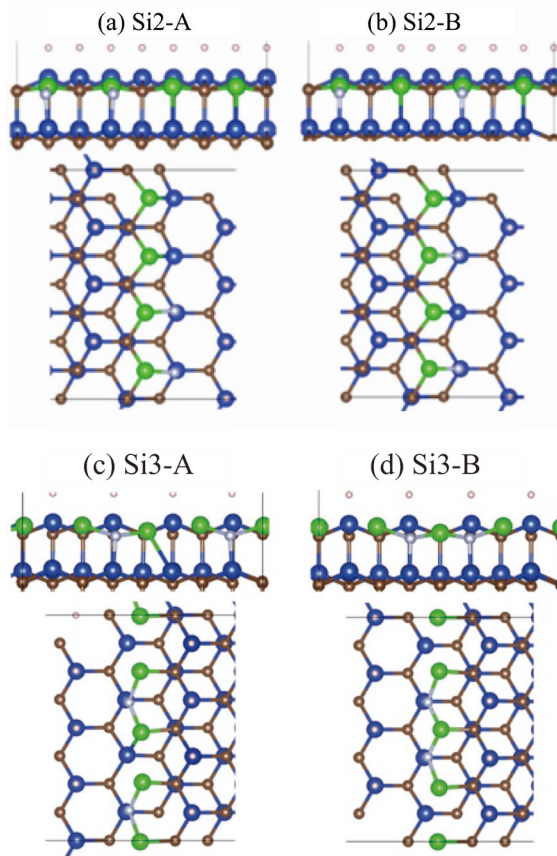


図 24: N₂ の Si2 スツツ(a,b)、および Si3 スツツ(c,d)での乖離吸着構造。青: Si、茶: C、緑: エッジの Si、灰: N。

⑥ GaN 中らせん転位と不純物原子の複合体形成機構と電子状態解明

[名古屋大学および奈良先端科学技術大学院大学計算グループ]

GaN 中には線欠陥(転位)が少なくとも 10⁶cm⁻²程度存在し、デバイスの性能に大きな影響を与えている。名大計算グループでは令和 2 年度に、GaN 中のらせん転位の構造、さらにそのらせん転位と不純物が相互作用することにより生じる物性を明らかにした。すなわち、らせん転位は Mg アクセプターを引き付け、転位芯の周りの領域で p 型領域が n 型領域に変化してしまうことが見出された。これは名大実験グループにおける pn ダイオードの絶縁破壊現象を見事に説明した (Applied Physics Letters 2020)。転位と不純物原子の複合体については、令和 3 年度、4 年度に計算が続けられ、GaN 中にユビキタスに存在する水素不純物原子は、転位近傍で Mg とともに複合体を形成し、これは結晶中で形成する複合体と異なることが明らかとなった。さらに、GaN の n 型層にドナーとして含まれる Si にもらせん転位と複合体が形成されることがわかった。その電子構造を調べた結果、Fermi 準位が伝導帯付近にかかり、p 型層における Mg とらせん転位の複合体と全く異なる性質が現れることがわか

った。これらの結果により、pn 接合により異なる電子構造が接続され、リーク電流の発生メカニズムについての理解が深まると期待される。

図 25 左図は Si+らせん転位のモデルで、およそ 3600 原子と a 軸と b 軸方向に真空層を含んでいる。一般的に、格子欠陥を扱う場合には欠陥で生じる歪みを緩和させるために大きなスーパーセルが必要になる。さらに、らせん転位がある場合の歪みは距離が離れても完全には収束しないので、真空層を置き、擬水素で末端することで結晶中にらせん転位がある様子を表現している。本研究では密度汎関数理論に基づく Kohn-Sham 方程式を実空間差分法によって解く RSDFT コードを用いた。図 25 中央は Si とらせん転位の相互作用を示している。値が大きい方が引力を意味しており、Si は転位に凝集することがわかる。図 25 右図は Si が最も安定な位置にある場合の状態密度で、Fermi 準位(0eV の点線)が伝導帯の下端に位置しており、バンドギャップ中に Fermi 準位が位置していた Mg とらせん転位の複合体の場合と全く異なる。通常の pn 接合ではバンドギャップと同程度の内蔵電位が生じるが、上記のバンド構造に対する考察から、Mg とらせん転位複合体により Fermi 準位が伝導帯に近づき、そのせいで貫通転位の周囲ではそれよりも小さな内蔵電位しか生じず、結晶中よりもリークしやすくなっていると予想される。

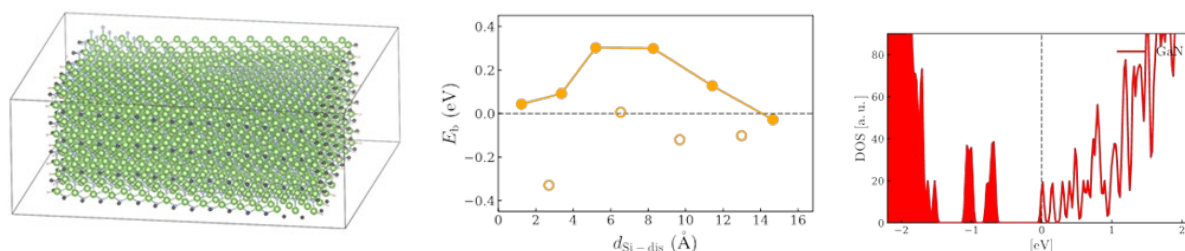


図 25 : GaN 中らせん転位の原子構造、Si 原子との結合エネルギー、およびギャップ付近の状態密度。

⑦ GaN 中 Mg アクセプターの拡散機構解明 [名古屋大学計算グループ]

半導体中の原子拡散は、デバイス製造プロセスの中心的素過程であると同時に物質科学の中心的課題でもある。一つの重要な例は、ドナーおよびアクセプター原子のデバイス中へのドーピングであり、原子拡散現象の理解なしには、ドーピング・プロファイルの制御は不可能である。GaN の p 型ドーピングについては、従来エピ成長中のドーピング以外は達成できなかったが、近年名古屋大学・豊田中研実験チームにより、高圧化ではあるが Mg インプランテーションとその後のアニーリングにより p 型ドーピングが可能となり、デバイス作成の可能性が広がった。本課題では、GaN 中 Mg 原子の拡散機構とそのアクセプター分布の、第一原理計算による解明を開始した。一般的に半導体中の原子拡散の微視的機構は三種類が考えられる。第一と第二は点欠陥を媒介としたもので、それぞれ原子空孔、格子間原子を媒介として注目する原子 (今の場合、Mg 原子) が

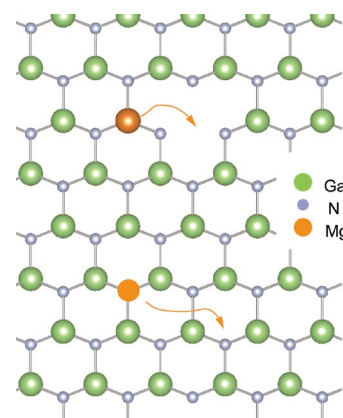


図 26: GaN 中の Mg アクセプター原子の拡散機構の模式図。上部に原子空孔機構、下部に格子間原子機構を示す。

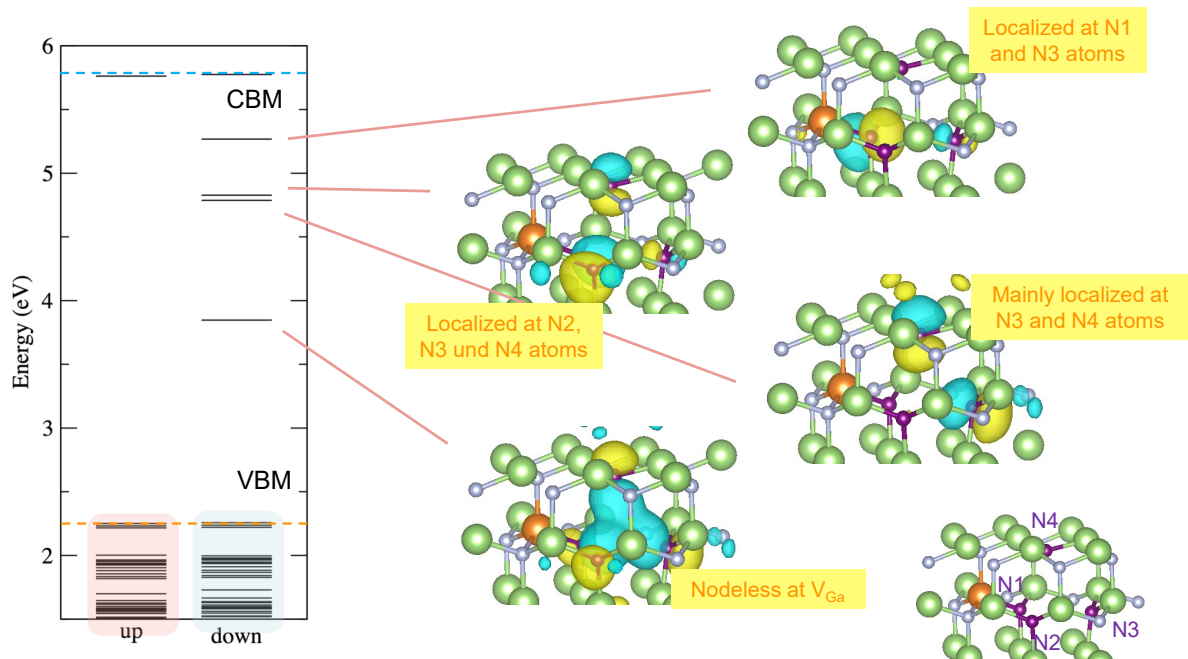


図 27: V_{Ga} -Mg 複合体の中性状態での電子軌道レベル構造と軌道の等値面。ギャップ中の準位は V_{Ga} 近傍の N 原子の軌道と Mg 原子の軌道で構成される。

移動する (図 26)。第三の機構は、点欠陥を媒介とせず、ボンドの組み換えにより着目原子が移動する協奏的機構であるが、Si 等の原子拡散で理論的に提唱されたが (K. Pandey) 実験的には確かめられていない。

本年度我々は原子空孔機構の拡散経路と障壁エネルギーを計算した。N 原子空孔を媒介とすると、Ga 原子が N サイトを経めぐる際に、生成エネルギーの高い anti-site defect が多量に生じるので、この機構の実現性は低い。そこで Ga 原子空孔 (V_{Ga}) を媒介とする拡散を考える (図 26)。

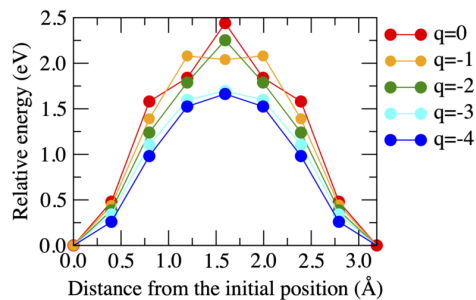


図 28: 原子空孔機構による Mg 拡散のエネルギー障壁。

そのために、まず V_{Ga} と Mg の複合体の安定構造と電子状態を明らかにする必要がある。図 27 は中性状態での V_{Ga} -Mg 複合体の電子準位構造とそれぞれの電子軌道の等値面である。N 原子の局在性により GaN 中では高スピンの電子状態が出現し、そのことが拡散経路に大きな影響を及ぼす。拡散のエネルギー障壁を Mg- V_{Ga} の各荷電状態で計算したのが図 28 である。どの荷電状態でも、1.5 eV–2.0 eV の拡散障壁で Mg が拡散することがわかった。

⑧ 量子コンピューティング・アルゴリズムの材料計算への応用

[Quemix 計算グループ + 東工大計算グループ]

量子論に基づく第一原理計算は多くの場合、密度汎関数理論に基づいており、省エネルギー半導体デバイス開発のための、より高精度・大規模計算のためには、ポスト「富岳」のアーキテクチャを見据えた新たな計算手法の開発が望まれる。本課題ではそうした未来志向の計算技術開発として量子コンピ

ューティング・アルゴリズム開発に着手している。昨年度まで行ってきた量子コンピュータを用いた虚時間発展法を用いて今年度は、新しい全探索型構造最適化のアルゴリズムの開発を行った。図 29 には、これまでに開発を行ってきた虚時間発展法の量子回路表現を示す。特徴としては、アンシラビット 1 つと任意の実時間発展演算子を用いて、虚時間発展を実行できる点にある。特に、任意の実時間発展演算子を用いて実行できることから、今後見出されるどのような優れた実時間発展量子回路もそのまま援用することができることを意味する。今年度は、この量子回路を用いることにより、これまでの古典コンピュータでは実現が難しかった、網羅的な構造探索が可能となることを実証研究により示すことに成功した。具体的には、図 30(a) のようなベンゼン環とアルゴン原子からなる系の構造最適化を 6 量子ビットを用いて実施した。図 30(b) はそのエネルギー面を示している。図 30(c) のように、初期量子ビット状態としては、すべての原子配置状態に量子重ね合わせ状態として、等確立にエンコードし、その状態に対して、虚時間発展回路を通すことにより安定な構造の振幅を増幅させることに成功した。このことは、材料計算において最大の難問の 1 つであった網羅的な構造探索が量子コンピュータを用いると可能になる可能性を示している。

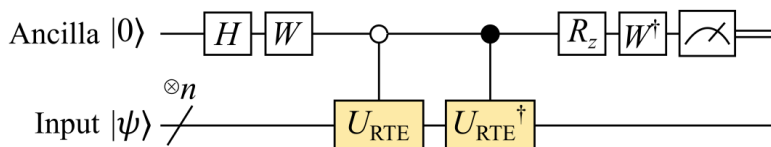


図 29: 虚時間発展を行なう量子回路。アンシラビット 1 つと任意の実時間発展回路 (U_{RTE}) を用いて構成される。

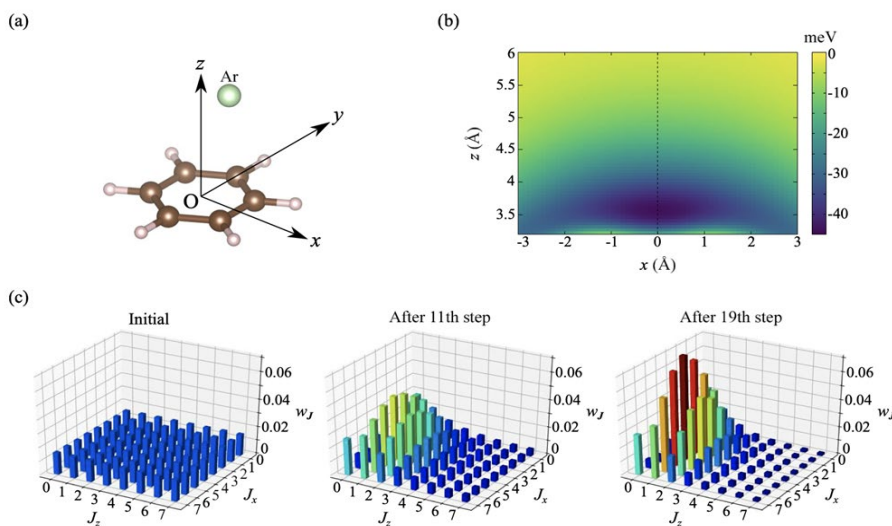


図 30: (a) 構造最適化を行なう対象 (ベンゼン環とアルゴン原子)。ベンゼン環の中心を原点として、図のように x, y, z 座標をとる。(b) アルゴン位置に対するエネルギー面。(c) 左から順に、初期状態波動関数の振幅の様子 (x, z 座標のあらゆる組み合わせの位置に等確率で振幅を有する)、虚時間発展 11 ステップ目の波動関数の振幅の様子、虚時間発展 19 ステップ目の波動関数の振幅の様子。

(3) GaN エピタキシャル成長素過程の解明：TOF-MS を用いた MOVPE 気相反応解析

① AlN および InN の MOVPE 成長におけるトリメチルアルミニウム (TMAI) ・トリメチルインジ

Ⅲ族窒化物半導体は、高温動作、高速動作が可能であるといった優れた物理特性を有しており、パワーデバイスや光デバイスとしての幅広い利用が期待されている。Ⅲ族窒化物半導体の実用化のためには更なる品質向上が求められており、その為に結晶成長プロセスの解明が必要不可欠である。Ⅲ族窒化物半導体の作製には MOVPE 法が広く用いられている。MOVPE 法では、窒素や水素キャリアガスを用いて原料ガス(Ⅲ族原料ガス、アンモニア)を基板表面へ輸送する。GaN MOVPE におけるトリメチルガリウム(TMGa)の分解プロセスの解明は、すでに昨年度の報告書に記載した。すなわち、TMGa が NH_3 と H_2 と交互に反応してメチル基を脱離しながら GaH_3 まで分解が進むことが分かった。一方で、AlN や InN の原料ガスであるトリメチルアルミニウム(TMAI)、やトリメチルインジウム (TMIn) の分解プロセスは未だ明らかにされていなかった。そこで今年度、第一原理計算を用いて、 H_2 キャリヤガスの効果を考慮して TMAI や TMIn 分解の主反応経路の解明を理論研究の立場から行った。その結果、TMAI 分解では、TMAI は NH_3 のみと反応し、 $\text{Al}(\text{NH}_2)_3$ まで分解が進むことが分かった。しかし、高温、高 H_2 濃度、低 NH_3 濃度条件下では、TMAI が NH_3 と H_2 と逐次反応し、 AlH_3 まで分解して成長表面に Al ドロプレットが形成されることがわかった。一方、TMIn 分解では、TMIn は NH_3 と H_2 との反応に加え、分子内分解反応が起きることが明らかとなった。これは InN の MOVPE 成長における H_2 の初期分圧が非常に小さいことに起因していると考えられる。これにより GaN、AlN、InN MOVPE 成長の原料ガスは三者三様の分解反応経路をたどることが明らかになった。

② トリエチルガリウム (TEGa) の気相分解反応と同位体追跡による炭化水素 C_2H_x 分子の安定性解析

[名古屋大学実験グループ]

GaN による縦型パワーデバイスの耐圧設計において、ドリフト層となる n 型 GaN の不純物濃度制御が重要である。通常 GaN デバイスは有機金属気相成長 (MOVPE) 法が用いられ、キャリア濃度は Si をドナーとしてドーピングすることで、 $1 \times 10^{16} \text{cm}^{-3}$ あるいはそれ以下での濃度制御が要求される。ここで問題となるのが、MOVPE の原料である有機金属材料が要因で意図せず混入する C 不純物である。C は GaN 中で主に N と置換することで深いアクセプター準位を形成し、電子を補償する。そのため、結晶中の C 濃度を出来る限り低くする必要があるが、MOVPE 法の実用的な成長レート ($2 \mu\text{m/h}$) 以上においては、C 濃度 10^{15}cm^{-3} 台前半が限界であると考えられている。MOVPE 法において、更なる C 濃度低減を実現するためには、C 取り込み機構を気相および表面反応の両面から解明する必要があり、本研究では結晶成長および気相反応のその場観察手法により、この課題に取り組んでいる。

MOVPE 成長では、有機金属 Ga としてトリメチルガリウム ($\text{TMGa}(\text{Ga}(\text{CH}_3)_3)$) もしくは $\text{TEGa}(\text{Ga}(\text{C}_2\text{H}_5)_3)$ が用いられ、LED 等で用いる InGaN を成長する低温成長条件(成長温度 $< 900^\circ\text{C}$) では、TEGa を用いる方が GaN 中の C 濃度が低いと報告されている。しかしながら、パワーデバイスなどで使用される成長基板温度 1000°C 付近での異なる原料での C 混入濃度の比較した報告はなかった。本研究において実際に (原料以外は同条件として) TMGa と TEGa を用いた GaN を連続して交互に成長し、結晶中の C 濃度を二次イオン質量分析法 (SIMS) で測定すると、結果は図 31 のようになった。このような成長温度域においては、GaN に取り込まれる C の濃度は TEGa で成長した層の方がわずかに高い結果となった。

このような高温成長において、TEGaのC取り込み抑制効果が得られないメカニズムを解明するため、高い質量分解能（水素原子質量の1/500）を有する飛行時間型質量分析（TOF-MS）を用いて、 H_2/NH_3 雰囲気におけるTMGaとTEGaの気相中の分解反応について解析した。図32は横軸が炉内のガス温度で、縦軸は検出されたTMGaおよびTEGaの分解種の強度である。この図から、TEGaはTMGaに比べて低温で分解し、 C_2H_x が生成されることがわかる。高温域においてはTMGaも分解が進み、 CH_4 が生成されていることがわかる。これを実際のGaN成長条件に置き換えて考えると、基板温度 $1000^\circ C$ 以下のGaN成長においては、TEGaは気相での分解が促進し未分解種から取り込まれるCが抑制され、TMGaは未分解種のCが結晶に多く取り込まれる。一方、基板温度 $1000^\circ C$ 程度高温においては、TMGaも気相での分解が進行する。この場合、それぞれの分解種である C_2H_x と CH_4 によるC取り込みが支配経路となる。様々な炭化水素による意図的なCドープの報告によれば、 C_2H_x は CH_4 に対してC供給源として効率がよいことが解っている。そのため、 $1000^\circ C$ 程度のGaN成長においてはTMGaよりTEGaの方がより多くのCが結晶に取り込まれるということが明らかとなった。

TEGaの分解により生成された2炭化水素 C_2H_x （xは偶数）の安定性を確認するため、キャリアガスとして H_2 に変えて重水素 D_2 を用い、同位体追跡によるTEGa/ D_2/NH_3 系反応解析を行った。その結果を図33に示す。本実験においては、例えば C_2H_4 と C_2D_2 のように同分子量をもつ分子を区別できなかったため、 C_2 に結合しているHとDの合計原子量をuで表し、 $C_2(4u)$ のように表記している。この結果から、 $300^\circ C$ 程度でTEGaの分解により形成された C_2H_x は $500^\circ C$ 程度まで安定であるが、 $500^\circ C$ 以上になると D_2 分子と反応しH/D交換反応を呈して

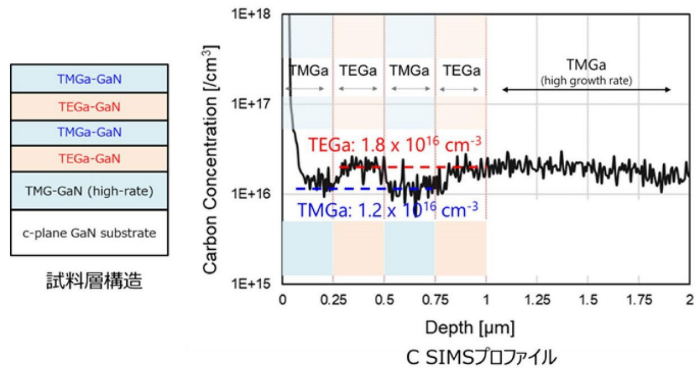


図31: TMGaとTEGで交互に成長したGaN結晶中のC濃度をSIMSプロファイル。

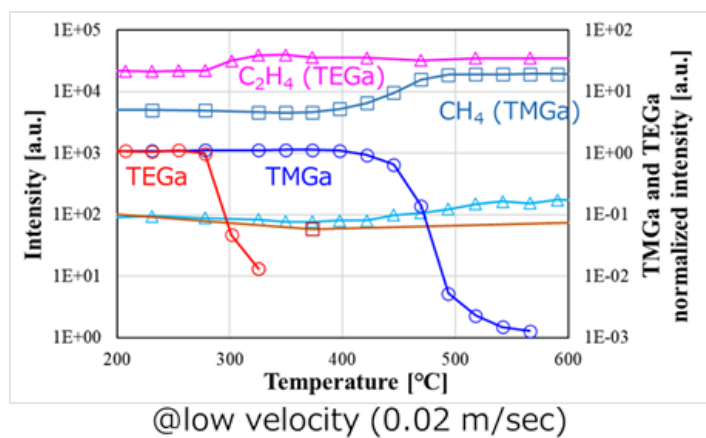


図32: TOF-MS観察によるTMGaおよびTEGの分解種の強度の温度依存性。

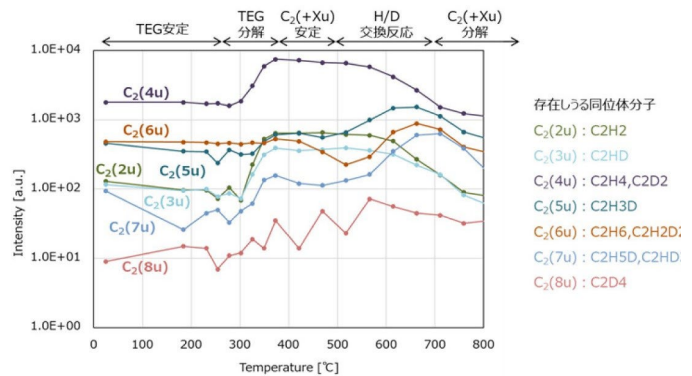


図33: D_2 キャリアガスを用いたTEGa分解のTOF-MS観察結果。

いることがわかった。さらに温度が 700°C以上になると全ての C_2H_x が分解していることがわかった。これは C-C 結合が分解し、 CH_4 あるいはその同位体分子が形成されている。この間、 NH_3 との反応を示す分子は全く観察されなかった。以上のことから、 C_2H_x は気相温度 700°C程度までは安定に存在し、 CH_4 に比べて活性な C 源となることが明らかとなった。

③ トリメチルアルミニウム (TMAI) と NH_3 の気相分解反応解析

[名古屋大学実験グループ]

窒化物半導体の一つである窒化アルミニウム(AIN)は GaN と同様に直接遷移型バンドギャップを有し、そのバンドギャップエネルギーは 6.0eV と大きいことから、11.7MV/cm とダイヤモンドに匹敵する高い絶縁破壊電界を有し、熱伝導率も 3.4W/cm・K と高いことから、究極の半導体の一つとして期待される材料である。また窒化物半導体グループとしては GaN や InN との混晶によるバンドエンジニアリングが可能であり、従来、GaN をベースとした LED 等の発光デバイス、高電子移動度トランジスタ(HEMT)のバリア層に用いられている。しかしこれらの従来デバイスは AIN モル分率 30%程度の AlGaIn が用いられている。現在実用化され始めた深紫外発光デバイスや AIN を用いた超高耐圧電子デバイスを開発する上で、AIN モル分率が大きい AlGaIn や AIN を高品質で成長する技術が必要となる。MOVPE における Al 原料には専らトリメチルアルミニウム(TMAI)が用いられる。TMAI は TMGa 等他の III 族有機金属に比べて、気相中での反応性が高く、特に NH_3 との気相重合反応が発生しやすいとされ、原料効率の低下、面内分布の増大、不純物取り込みの要因となっている。この気相反応を抑制するために減圧や低 V/III 比といった成長条件の制約が不可欠である。しかし、高効率深紫外発光デバイスや超高耐圧電子デバイスを実現するためには、より高品質な結晶成長技術が必要であり、MOVPE における成長メカニズム、すなわち気相反応と表面反応の理解が重要である。また、精度の高い実験データが得られれば、マルチフィジックスシミュレーションやプロセスインフォマティクス構築への貢献が期待される。成長レートや組成・膜厚分布に関する実験の報告や、理論計算による気相反応解析は複数の報告があるが、これらの報告で提唱されているようなアダクト(反応種)形成や重合反応に関する直接的な実験結果は皆無である。本研究では、TOF-MS を用いた TMAI と NH_3 の気相反応の質量分析を行った。図 34 にキャリアーガスとして N_2 を使い、TMAI と NH_3 を V/III 比 100 で供給した場合の(a)

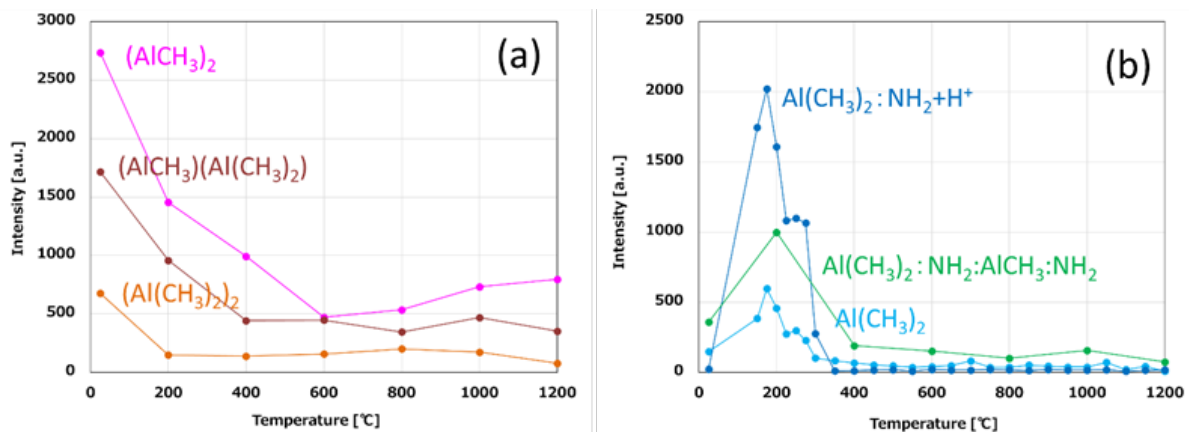


図 34: N_2 、TMAI、 NH_3 を供給した系における(a) TMAI 単体、(b) TMAI と NH_3 の反応種とみられる各種分子のピーク強度の温度依存性。

TMAI 単体、(b) TMAI と NH₃ の反応種とみられる各種分子のピーク強度の温度依存性を示す。室温においては図 34(a)に示すように、TMAI の 2 量体(Al(CH₃)₃)₂ のフラグメントと考えられる(AlCH₃)₂、(AlCH₃)(Al(CH₃)₂)、(Al(CH₃)₂)₂ 等が検出された。これらのピークは温度の上昇に伴い比較的緩やかに減少し 600°Cで検出限界以下となった。一方、150°C近辺からからは図 34(b)に示すように単体 TMAI のフラグメントである Al(CH₃)₂ と TMAI と NH₃ のアダクトと思われる分子種が複数検出された。これらの強度は 200°C付近で最大となり、400°Cまでにほぼ検出限界以下に低下した。このことから、室温から 600°Cに至る過程で TMAI の 2 量体は解離され、その一部は NH₃ と反応し、また他の一部は TMAI 単体で分解するなど、複数の分解・反応過程が並行して進行することが明らかとなった。アダクトには TMAI が単体である Al(CH₃)₂:NH₂+H や 2 重結合である Al(CH₃)₂:NH₂:AlCH₃:NH₂ のような多重結合と思われるものが存在した。今回の実験においては、他にも多数のアダクトと思しきピークが観測されたが、いずれも検出強度が非常に弱く詳細な議論には不十分であった。分解・反応の経路が複数存在することにより、それぞれのピーク成分の強度が弱くなること、さらに検出されるピークが多数になり、想定以上に分析が難しくなることがわかった。今後は実験環境や条件を見直し、複雑な反応の解明を進めたい。

(4) 統合デバイスシミュレータによる省エネルギーMOSFET の特性解明と実デバイスとの比較

① 閉じ込め方向に関する非平衡分極電荷の導入

[大阪大学計算グループ]

これまで直径 1 nm 程度の極めて細いシリコンナノワイヤトランジスタ (Si NW FET) の電流電圧特性に非平衡分極電荷が及ぼす影響について調べた。東北大学で開発されている Si NW FET のシミュレーションに向けて、本年度、直径 30 nm 程度のより太い Si NW FET において分極電荷を扱う手法を開発した。この際、R 行列法による計算量の低減が必須であった。細いナノワイヤの場合、ソース・ドレイン方向における分極電荷の不均一性を取り込むことが重要であるが、太い場合は、ソース・ドレイン方向に垂直な、閉じ込め方向に関する分極電荷分布を取り込むことが重要になる。そこで、ナノワイヤの動径方向にスラブ構造を切り出し、その誘電応答を RSDFT で計算し、NEGF ループに導入することによりシミュレーションを行った。図 35 に直径 30 nm の n-Si NW FET のシミュレーション結果を示す。分極電荷を導入することにより、チャンネルのポテンシャル分布が変化し、ドレイン電流が減少することがわかった。またフォノン散乱、不純物散乱の定量的取り込みが、シミュレーションの信頼性を担保することも明らかとなった。

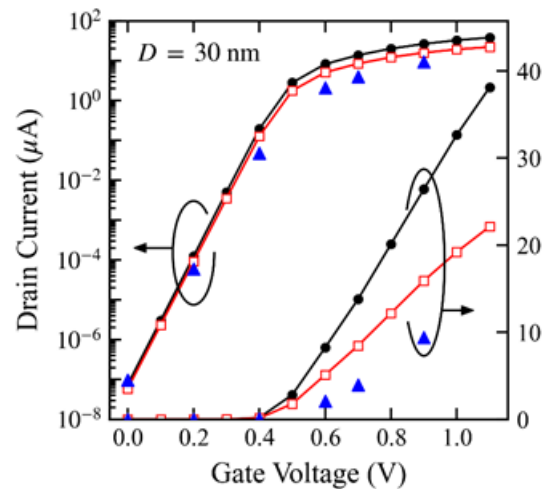


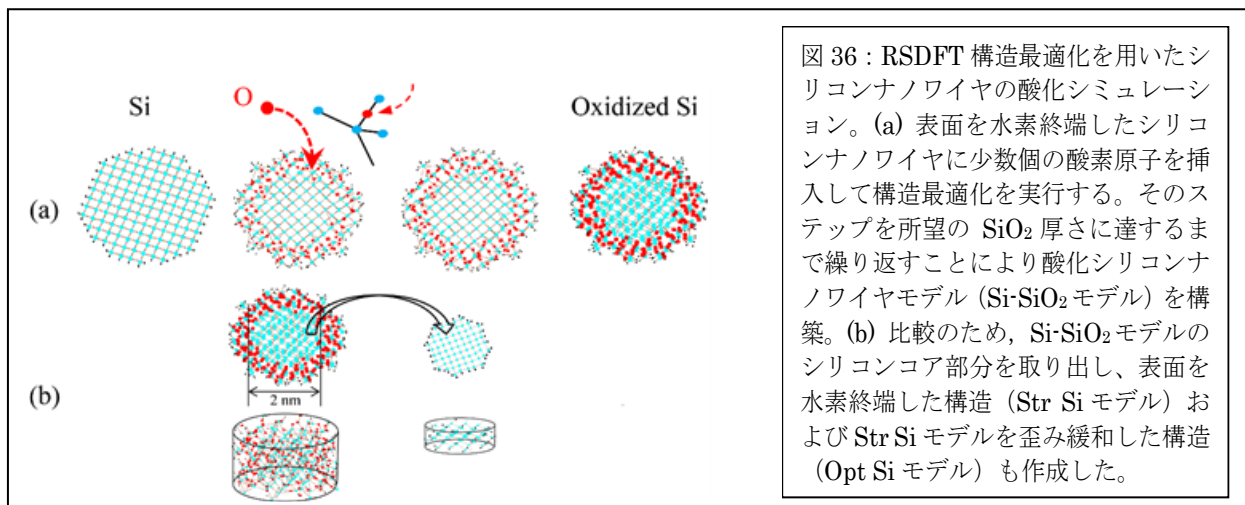
図 35 : 直径 30 nm, ゲート長 60 nm のシリコンナノワイヤトランジスタの伝達特性。黒丸は弾道輸送条件、赤四角はフォノン散乱、青三角はフォノン散乱と非平衡分極電荷とを考慮した場合の結果。

② 酸化膜領域を含めたシミュレーション

[大阪大学計算グループ]

これまで、ゲート絶縁膜は、NEGF ループにおけるポアソン方程式において、一定の誘電率を持つ

連続体として導入していた。界面ラフネス散乱やより現実的なデバイス構造の導入に向けて、本年度、酸化膜領域を含めたシミュレーションを行った。



はじめに、RSDFT 構造最適化を用いて Si-SiO₂ 構造モデルを作成した。図 36 にその手法を示す。作成された構造モデル (Si-SiO₂ モデル)、図 36(a)、に加えて、図 36(b)に示したように、シリコンコア部分を抽出したモデル (Str Si モデル) およびそれを歪み緩和したモデル (Opt Si モデル) も作成した。

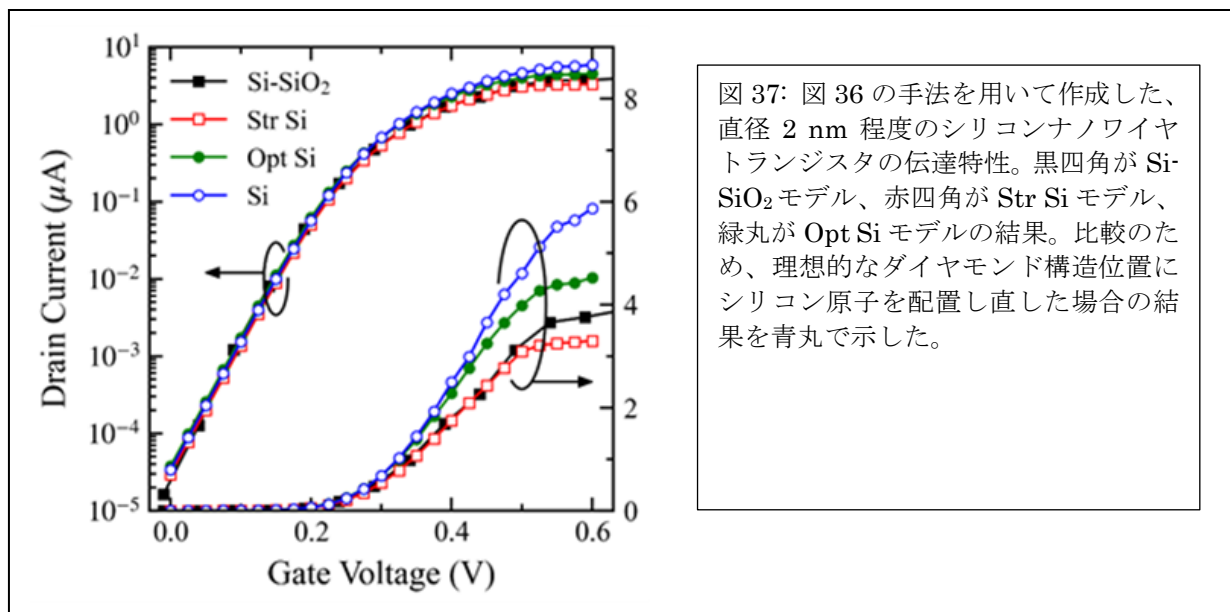


図 36 に示したシリコンナノワイヤ構造モデルを用いて、シリコンナノワイヤトランジスタの電流電圧特性を計算した。図 37 に結果を示す。図 37 には、理想的なダイヤモンド構造位置にシリコン原子を配置し直した場合の結果もプロットした。理想的なシリコンナノワイヤと比べると、Si-SiO₂ モデルでは、サブスレッショルド領域では大きな違いは無いが、オン電流が約 3 割低下することがわかった。今回作成したモデルは、界面ラフネスが存在するシリコンナノワイヤを模したものとなっており、本手法により、細いナノワイヤに関しては、表面ラフネス散乱が導入可能となった。今後は、東北大学グループの測定結果との比較に向けて、より太いナノワイヤにおいて界面ラフネス散乱を導入可能な手法を開発する。

③ 散乱行列法における RSDFT-EM

表現 [大阪大学計算グループ]

界面ラフネス、不純物、格子欠陥などが存在する非一様なデバイスを高速にシミュレーションするために、本年度、散乱行列法に基づく計算手法を開発した。等価モデルは、周期的な系のバンド構造を再現する基底系を利用するため、非一様な系には直接応用することができない。欠陥などを含む系の十分大きなスーパーセルを用意して、そのバンド構造を再現する局所的な等価モデルを構築し、それらを接続することによりシミュレーションを行う方法などが提案されている。本年度、等価モデルを前処理に用いた共役勾配法により、非一様な系の散乱問題を高速に解く手法を開発した。図 38 に直径 1 nm のシリコンナノワイヤトランジスタの計算結果を示す。図 39 には、ソース電極に起因する電子密度の収束の様子を示す。今回の計算では、30 回ほどの反復計算により、十分な計算精度に達することが分かった。開発した手法は、従来手法に比べて 10 倍程度の高速化が達成された。

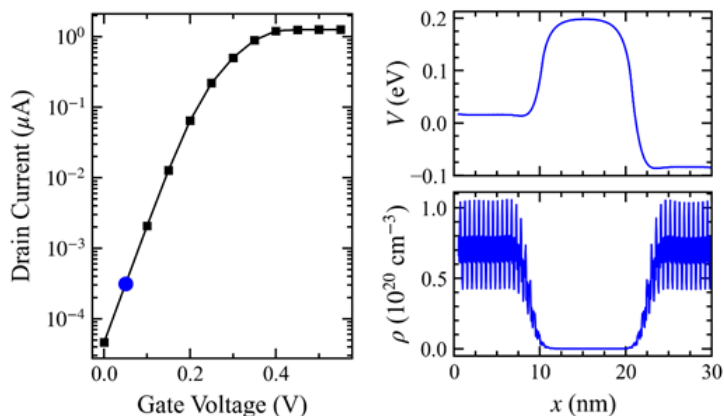


図 38 : 左図は、直径 1 nm のシリコンナノワイヤトランジスタの伝達特性。右図はソース・ドレイン方向のポテンシャル分布 (上図) および電子密度分布 (下図)。ゲート電圧は左図の青丸の点。

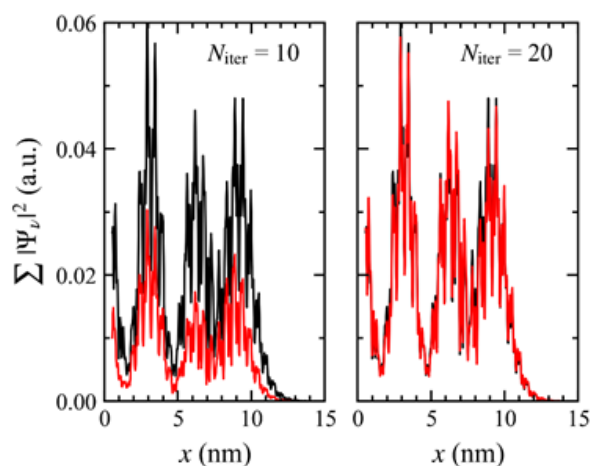


図 39 : 図 38 のデバイスにおける、ソース電極に起因する電子密度分布。反復計算が 10 回 (左図)、20 回 (右図) の場合。黒線が厳密に求めた場合、赤線が反復法を用いて近似的に計算した場合。

(5) プロジェクトの総合的推進

本事業を効率的かつ効果的に推進するため、対面での研究会を二日間にわたって名古屋大学で開催した (令和 4 年 10 月 18 日-19 日)。17 件の発表と活発な議論が行われ、将来への展望も議論された。プログラムと発表資料は <https://fugaku-semicon.jp/achievements/20221018-19.html> に公開されている。それと並行して、定期的・継続的に研究進捗オンライン・ミーティングを行った。各個別グループ間の進捗ミーティングが主であったが、産業界 (富士電機、ニューフレアテクノロジー) とのミーティングも定期的に行い、半導体製造プロセスと科学的発見についての議論が深化した。さらにその際、若手、大学院生も積極的に参加・発表し、ORD(On the Research Development)が進んだと考えている。令和 2 年度、3 年度に継続して行った国際シンポジウムは、多くの参加者が集まり活発な議論が行われた。本課題の認知度は十分得られたと考え、令和 4 年度は開催しないこととした。「富岳」成果創出加速プログラム内の他の課題との連携を深めるという意味では、HPCI/RIST 主催の、『「富岳」成果創出加速プログラム研究交流会 2023 年 3 月 7 日-8 日』に参加し、本課題からは 2 名が口頭発表、

ポスター発表を行った。一般向けの成果発表としては、やはり HPCI/RIST 主催の、『「富岳」成果創出加速プログラムシンポジウム「富岳百景」2022年12月21日』に参加した。また RIST 主催の「材料系ワークショップ：2022.10.26、2023.2.16」を共催した。

2-3. 活動（研究会の活動等）

- プロジェクト内研究会（令和4年10月18日-19日、於名古屋大学ベンチャービジネスラボラトリー）：研究成果と展望についての17件の発表と質疑プログラムと発表資料は <https://fugaku-semicon.jp/achievements/20221018-19.html> に公開。
- 『「富岳」成果創出加速プログラム研究交流会 令和5年3月7日-8日』HPCI/RIST 主催：本課題からは2名が口頭発表、ポスター発表。
- 『「富岳」成果創出加速プログラムシンポジウム「富岳百景」令和4年12月21日』HPCI/RIST 主催：
- 材料系ワークショップ：令和4年10月26日、令和4年2月16日 RIST 主催、本プロジェクト共催。
- 第41回 コンピュータショナル・マテリアルズ・デザインワークショップ/アドバンストコース 令和4年9月5日(月)~9月9日(金)
- 第42回 コンピュータショナル・マテリアルズ・デザインワークショップ/スパコンコース 令和5年2月20日(月)~2月24日(金)

2-4. 実施体制

実施項目	担当機関	担当責任者
(1)量子論第一原理計算による表面・界面原子機構解明と実験との比較検討	〒464-8601 愛知県名古屋市千種区不老町 国立大学法人東海国立大学機構名古屋大学	押山淳
	〒152-8550 東京都目黒区大岡山 2-12-1 国立大学法人東京工業大学	松下雄一郎
	〒657-8501 兵庫県神戸市灘区六甲台町 1-1 国立大学法人神戸大学	小野倫也

<p>(2)エピタキシャル成長統合シミュレーション技術の開発と有用性の検証</p>	<p>〒464-8601 愛知県名古屋市千種区不老町 国立大学法人東海国立大学機構名古屋大学 〒816-8580 福岡県春日市春日公園 6-1 国立大学法人九州大学</p>	<p>白石賢二 寒川義裕</p>
<p>(3)GaN エピタキシャル成長素過程の解明：TOF-MSを用いた MOVPE 気相反応解析</p>	<p>〒464-8601 愛知県名古屋市千種区不老町 国立大学法人東海国立大学機構名古屋大学</p>	<p>天野浩</p>
<p>(4)統合デバイスシミュレータによる省エネルギー MOSFET の特性解明と実デバイスとの比較</p>	<p>〒565-0871 大阪府吹田市山田丘 2-1 国立大学法人大阪大学 〒464-8601 愛知県名古屋市千種区不老町 国立大学法人東海国立大学機構名古屋大学</p>	<p>森伸也 押山淳</p>
<p>(5)プロジェクトの総合的推進</p>	<p>〒464-8601 愛知県名古屋市千種区不老町 国立大学法人東海国立大学機構名古屋大学</p>	<p>押山淳</p>

別添1 学会等発表実績

発表論文 (査読あり)

1. M. Boero, K. M. Bui, K. Shiraishi, K. Ishisone, Y. Kangawaa, and A. Oshiyama, "An atomistic insight into reactions and free-energy profiles of NH_3 and Ga on GaN surfaces during the epitaxial growth" *Appl. Surf. Sci.* **599**, 153935 (2022).
2. T. Kimura, K. Chokawa, K. Shiraishi, and A. Oshiyama, "Microscopic identification of stepped SiC (0001) and the reaction site of hydrogen-rich epitaxial growth" *Phys. Rev. B* **106**, 035309 (2022).
3. A. Oshiyama, "Chickens or Eggs in the Atomic World: Structures and Electronic Properties of Defects in Semiconductors" *JPSJ News and Comments* **19**, 12 (2022).
4. M. Boero, F. Imoto and A. Oshiyama, "Atomistic insight into initial stage of graphene formation on SiC (0001) surfaces" *Phys. Rev. Materials* **6**, 093403 (2022).
5. F. Nanataki, K. Shiraishi, J.-I. Iwata, Y.-i. Matsushita, and A. Oshiyama, "Atomic and electronic structures of nitrogen vacancies in silicon nitride: Emergence of floating gap states" *Phys. Rev. B* **106**, 155201 (2022).
6. K. M. Bui, K. Shiraishi and A. Oshiyama, "Insight into the Step Flow Growth of Gallium Nitride based on Density Functional Theory" *Appl. Surf. Sci.* **613**, 155840 (2023).
7. K. Chokawa, K. Shiraishi and A. Oshiyama, "Atomic and electronic structures of interfaces between amorphous $(\text{Al}_2\text{O}_3)_{1-x}(\text{SiO}_2)_x$ and GaN polar surfaces revealed by first-principles simulated annealing technique" *J. Appl. Phys* **133**, 065301 (2023).
8. F. Nanataki, J.-i. Iwata, K. Chokawa, M. Araidai, A. Oshiyama and K. Shiraishi, "Microscopic physical origin of charge traps in 3D NAND flash memories" *Jpn. J. Appl. Phys.* **62**, SC1038 (2023).
9. G. Mil'nikov, J.-i. Iwata, N. Mori and A. Oshiyama, "RSDFT-NEGF transport simulations in realistic nanoscale transistors" *J. Comp. Electronics* (2023) in press (<https://doi.org/10.21203/rs.3.rs-2606086/v1>).
10. Y. Ohata, M. Araidai, Y. Shibata, G. Hashiguchi, K. Shiraishi, "Effect of carbon atoms on the reliability of potassium-ion electrets used in vibration-powered generators" *Jpn. J. Appl. Phys.* **61**, SH1013 (2022).
11. Y. Ohata, T. Nakanishi, K. Chokawa, M. Araidai, T. Ishiguro, H. Mitsuya, H. Toshiyoshi, Y. Shibata, G. Hashiguchi, K. Shiraishi, "Improvement of the reliability of potassium-ion electrets thorough an additional oxidation process" *Appl. Phys. Lett.* **121**, 243903 (2022).
12. T. Akiyama, T. Shimizu, T. Ito, H. Kageshima, K. Shiraishi, "Reaction of nitrous oxide and ammonia molecules at 4H-SiC/SiO₂ interface: An ab initio study" *Surf. Sci.* **723**, 122102 (2022).
13. A. Kusaba, S. Nitta, K. Shiraishi, T. Kuboyama, Y. Kangawa, "Beyond ab initio reaction simulator: An application to GaN metalorganic vapor phase epitaxy" *Appl. Phys. Lett.* **121**, 162101 (2022).

14. Y. Ogawa, M. Araidai, T. Endoh, K. Shiraishi, “Effect of interfacial nitrogen defects on tunnel magnetoresistance in an Fe/MgO/Fe magnetic tunnel junction” *J. Appl. Phys.* **132**, 213904 (2022).
15. K. Morishita, Y. Harashima, M. Araidai, T. Endoh, K. Shiraishi, “Effect of MgO Grain Boundaries on the Interfacial Perpendicular Magnetic Anisotropy in Spin-transfer torque Magnetic Random-Access Memory: A First-Principles Study” *IEEE Transactions on Magnetics* (2023).
16. N. Komatsu, M. Ohmoto, M. Uemoto, and T. Ono, “Density functional theory calculations for investigation of atomic structures of 4H-SiC/SiO₂ interface after NO annealing” *Journal of Applied Physics* **132**, 155701 1-7 (2022).
17. M. Uemoto, H. Adachi, H. Naganuma and T. Ono, “Density functional study of twisted graphene *L10*-FePd heterogeneous interface” *Journal of Applied Physics* **132**, 095301(2022).
18. M. Tsunasaki, T. Ono, and M. Uemoto, “Theoretical investigation of vacancy related defects at 4H-SiC(000-1)/SiO₂ interface after wet oxidation” *Japanese Journal of Applied Physics* **61**, SH1001 (2022).
19. T. Kosugi, Y. Nishiya, H. Nishi and *Y.i. Matsushita*, “Imaginary-time evolution using forward and backward real-time evolution with a single ancilla: First-quantized eigensolver algorithm for quantum chemistry” *Physical Review Research* **4**, 033121/1-13 (2022).
20. J. Okada, N. Mori, and G. Mil'nikov, “Accuracy of equivalent model in band-to-band tunneling simulation of semiconductor nanowires,” *Japanese Journal of Applied Physics*, **62**, SC1063 (1-7) (2023).
21. 押山淳、白石賢二, “GaN 薄膜成長機構解明への量子論計算科学のアプローチ” *日本結晶成長学会誌* **50**, 50-1-03 (2023).
22. 草場彰, 寒川義裕, 久保山哲二, 新田州吾, 白石賢二, 押山淳, “GaN 有機金属気相成長におけるデジタルツイン開発の現状” *日本結晶成長学会誌* **50**, 50-1-05 (2023).
23. 寒川義裕, “結晶成長とプロセスインフォマティクス: 理論解析から計算予測へ?” *日本結晶成長学会誌*, **49**, 49-1-04 (2022).

(投稿中)

1. 寒川義裕、草場彰, “窒化物半導体の化学気相成長における表面科学の進展” *Vacuum and Surface Science* (印刷中)
2. T. Kosugi, H. Nishi and Y.i. Matsushita “Exhaustive search for optimal molecular geometries using imaginary-time evolution on a quantum computer” arXiv: 2210.09883/1-19 (2022).
3. H. Nishi, T. Kosugi and Y.i. Matsushita, “Acceleration of probabilistic imaginary-time evolution method combined with quantum amplitude amplification” arXiv: 2212.13816/1-20 (2022).
4. T. Kosugi, H. Nishi and Y.i. Matsushita, “First-quantized eigensolver for ground and excited states of electrons under a uniform magnetic field” arXiv: 2212.13800/1-21 (2022).

招待講演

1. A. Oshiyama, "Clarification of Microscopic Mechanisms of GaN Epitaxial Growth and Interface Formation by Density-Functional Calculations" The 20th International Conference on Metal-organic Vapor Phase Epitaxy (ICMOVPE XX) (Fellbach, Germany, July 10-15, 2022)
2. A. Oshiyama, "Computics approach to development of the next-generation semiconductor science" The 30th Anniversary Symposium of the Center for Computational Sciences at the University of Tsukuba (Tsukuba, Japan, October 13-14, 2022).
3. T. Ono, "DFT study on defects at SiC MOS interface: electronic structure and formation mechanism", The 3rd International Workshop on Materials Science and Advanced Electronics Created by Singularity (IWSingularity 2022)/The 2nd International Symposium on Wide Gap Semiconductor Growth, Process and Device Simulation (ISWGPDs 2022), (January 11-13, 2022, Nagoya, Japan).
4. 松下雄一郎、岩田潤一、小杉太一、トランバフン、西谷侑将、西紘史, "材料計算：古典コンピュータでできること、量子コンピュータでしかできないこと～材料計算プラットフォーム Quloud-RSDFT を例に", シリコン材料・デバイス研究会 (SDM), 2022年11月, オンライン.
5. 松下雄一郎, "古典コンピュータを用いた材料探索と量子コンピュータを用いた材料探索", 計算物質科学人材育成コンソーシアム (PCoMS) シンポジウム&計算物質科学スーパーコンピュータ共用事業報告会 2022, 2023年2月, オンライン.
6. 寒川義裕, "GaN MOCVD におけるプロセスインフォマティクスの進展", 化学工学会 CVD 反応分科会第 37 回シンポジウム「CVD と薄膜の計算科学」, (東京 / Online, 2023.3.13).
7. 寒川義裕, "Process Informatics—半導体化学気相成長の科学", 学習院大学寄附講座シンポジウム「X-Informatics—データサイエンスの巡り合い」 (学習院大学 / Online, 2023.02.18).
8. (基調講演) 寒川義裕, "窒化物半導体プロセスインフォマティクスの開拓", 日本材料学会 ナノ材料部門委員会・半導体エレクトロニクス部門委員会 合同研究会, (京都大学, 2022.11.19).
9. (Tutorial) 寒川義裕, "半導体材料開発の新機軸? プロセス・インフォマティクス?", ワイドギャップ半導体学会第 10 回研究会 (チュートリアル講演会), (ウイック愛知 / Online, 2022.10.06-07).

国際会議発表

1. Y. Ohata, M. Araidai, T. Ishiguro, H. Mitsuya, H. Toshiyoshi, Y. Shibata, G. Hashiguchi, K. Shiraishi, "First-principles study of the effect of hydrogen on potassium-ion electrets" 9th Int. Symp. on Control of Semiconductor Interfaces (Nagoya, September 2022).
2. K. Chokawa, K. Shiraishi and A. Oshiyama, "Microscopic Characterization of the Interface between GaN and its Gate Oxide $(Al_2O_3)_{1-x}(SiO_2)_x$ by the Density-Functional Calculations" 9th Int. Symp. on Control of Semiconductor Interfaces (Nagoya, September 2022).
3. F. Nanataki, J. Iwata, K. Chokawa, M. Araidai, A. Oshiyama, K. Shiraishi, "Microscopic Physical Origin of Charge Traps in 3D NAND Flash Memories" Int. Conf. on Solid State Device and Materials (SSDM2022) (September 28, 2022, Chiba).
4. S. Hattori, A. Oshiyama, S. Miyazaki, H. Watanabe, K. Ueno, R. Tanaka, T. Kondo, S. Takashima, M. Edo, K. Shiraishi, "Theoretical Study of the Influence of GaOx Layer on the

- SiO₂/GaN Interface” Int. Conf. on Solid State Device and Materials (SSDM2022) (September 28, 2022, Chiba).
5. K. Morishita, Y. Harashima, M. Araidai, T. Endoh, K. Shiraishi, “Impact of Grain Boundaries in MgO Layer on Data Retention Performance of STT-MRAM” Int. Conf. on Solid State Device and Materials (SSDM2022) (September 28, 2022, Chiba).
 6. F. Nanataki, A. Oshiyama, K. Shiraishi, “Charge Traps in H Incorporated SiN in 3D NAND Memories” 53rd IEEE Semiconductor Interface Specialists Conference, (December 8, 2022, San Diego)
 7. K. Shiraishi, K. Chokawa, “Physics in Very Shallow Trap Formation at SiC/SiO₂ Interface” 53rd IEEE Semiconductor Interface Specialists Conference, (December 8, 2022, San Diego).
 8. K. Yokota, M. Uemoto, T. Ono, “First-principles study on electronic structure at step edge of SiC/SiO₂ interface”, 2022 Int. Conf. on Solid State Devices and Materials (SSDM2022), (September 28, 2022, Chiba, Japan).
 9. A. Kusaba, Z. Ye, S. Nitta, K. Shiraishi, T. Kuboyama, Y. Kangawa, “Tuning of ab-initio reaction rate in GaN metal-organic vapor phase epitaxy by Multiobjective Genetic Algorithm with High-Resolution Mass Spectrometry Data”, International Workshop on Nitride Semiconductor 2022, (Berlin, Oct. 09-14, 2022).
 10. J. Okada, N. Mori, and G. Mil'nikov, “Accuracy of equivalent model in band-to-band tunneling simulation of semiconductor nanowires,” 2022 Int. Conf. on Solid State Devices and Materials, (September 26-29, 2022, Chiba, Japan).

国内会議での一般講演・ポスター発表は省略します

オンライン発表

Quemix 社, 日本勢の新技术、`量子コンピューターの「キラーアプリ」量子化学計算の実現に光明`, 日経クロステック, 2022年11月28日.